

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-339190

(43)Date of publication of application : 28.11.2003

(51)Int.Cl.

H02P 8/00

H02H 7/08

H02P 8/20

H02P 8/38

(21)Application number : 2002-146325

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 21.05.2002

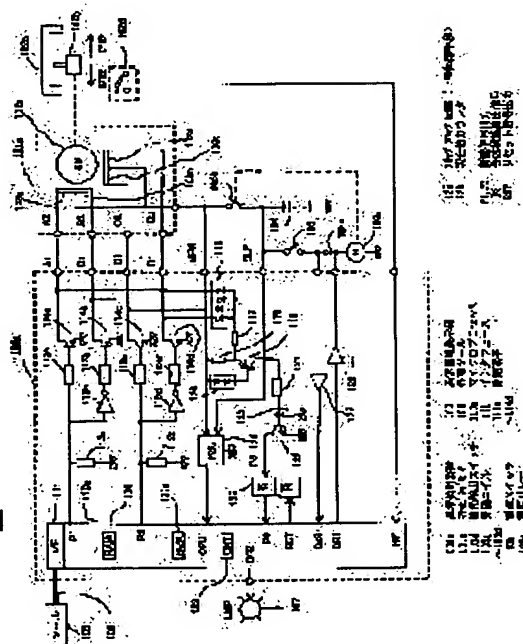
(72)Inventor : NAKAMICHI MASAKI
HASHIMOTO KOJI

(54) ABNORMALITY-DETECTING APPARATUS FOR MOTOR DRIVE SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To easily detect by means of a CPU, any shorting, disconnection, or similar abnormalities of a field coil, wiring, switching element, and the like of a motor controlled by a microprocessor (CPU).

SOLUTION: Switching elements 114a-114d, which operates opening/closing sequentially by pulse outputs P1, P2 generated by a CPU 110a, drive field coils 103a-103d. A surge voltage generated, when the switching elements are cut off, is OR-coupled by a diode 116 and input in a temporary memory circuit 125; this is then read by the CPU 110a with the pulse edge of P1 or P2, memorized and reset. If the generation of the surge voltage has not been stored, an abnormality alarm display 107 is activated.



LEGAL STATUS

[Date of request for examination]

21.05.2002

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number] 3654645

[Date of registration] 11.03.2005

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2003-339190
(P2003-339190A)

(43)公開日 平成15年11月28日 (2003. 11. 28)

(51)IntCl ⁷	識別記号	F I	テ-マ-ト*(参考)
H 0 2 P	8/00	H 0 2 H 7/08	R 5 G 0 4 4
H 0 2 H	7/08	H 0 2 P 8/00	Q 5 H 5 8 0
H 0 2 P	8/20		S
	8/38		J

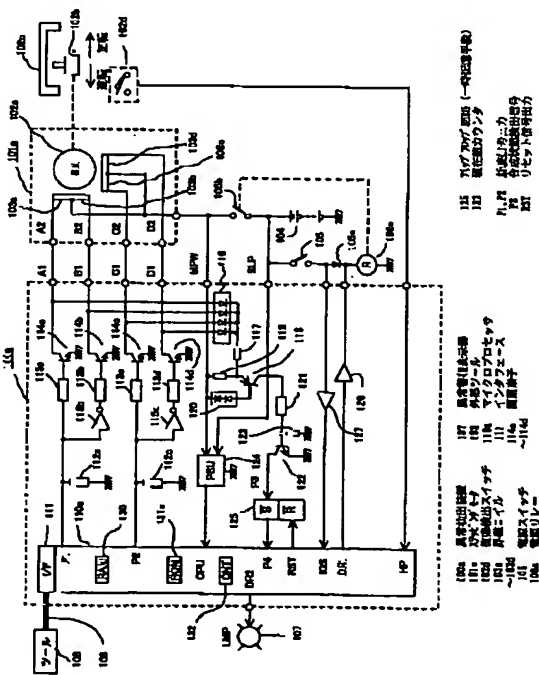
審査請求 有 請求項の数 9 O L (全 25 頁)

(21)出願番号	特願2002-146325(P2002-146325)	(71)出願人	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目2番3号
(22)出願日	平成14年5月21日(2002. 5. 21)	(72)発明者	中道 正基 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
		(72)発明者	橋本 光司 東京都千代田区大手町二丁目6番2号 三菱電機エンジニアリング株式会社内
		(74)代理人	100073759 弁理士 大岩 増雄 (外3名)

最終頁に続く

(54)【発明の名称】 モータ駆動系の異常検出装置

(57)【要約】
【課題】 マイクロプロセッサ（CPU）から制御されるモータの界磁コイル・配線・開閉素子等の短絡・断線異常等をCPUによって手軽に検出する。
【解決手段】 CPU110aが発生するパルス出力P1、P2によって順次開閉動作する開閉素子114a～114dは界磁コイル103a～103dを駆動する。上記開閉素子の遮断時に発生するサージ電圧はダイオード116で論理和結合されて一時記憶回路125に入力され、CPU110aはその後P1またはP2のパルスエッジでこれを読み出し、記憶、リセットする。一時記憶回路125にサージ電圧の発生が記憶されていなければ異常警報表示器107を作動させる。



(2) 003-339190 (P2003-339190A)

【特許請求の範囲】

【請求項1】 マイクロプロセッサ、上記マイクロプロセッサにより生成された断続信号に応答し、多相界磁コイルを所定順序で付勢してステッピングモータを正逆転駆動する複数の開閉素子、上記開閉素子による上記界磁コイルへの通電遮断時に生じるサージ電圧を各相別に検出して、上記各相界磁コイルへの通電、遮断を確認する検出信号を発生する個別状態検出手段、上記個別状態検出手段によって検出された信号を論理和して上記全相界磁コイルへの通電、遮断を確認する合成信号を発生する合成状態検出手段、上記合成状態検出手段によって検出された合成信号の発生を記憶する一時記憶手段、上記断続信号が所定時間以上休止した後の初回立上りまたは立下り時点の直後における変動遅延時間において記憶された上記一時記憶の内容を、上記断続信号の次の立上りまたは立下り時点で読み出して相別に異常の有無を記憶する個別判定記憶手段、上記個別判定記憶手段が今回の相別異常の有無を記憶した後に上記一時記憶手段の内容を消去して、次の合成信号を新たに記憶可能にするリセット手段、及び上記個別判定記憶手段の内少なくとも一個以上のものが異常を記憶していることに応動して異常警報表示器を動作させる異常警報表示手段を備え、上記個別判定記憶手段は、上記ステッピングモータが所定時間以上の休止を行った後の初回の通電遮断に対して、上記サージ電圧の合成検出信号が発生しなかったことを通電遮断された相別に記憶して、上記ステッピングモータの正逆転起動時に異常判定を行うことを特徴とするモータ駆動系の異常検出装置。

【請求項2】 電源投入時の初回動作または／及び電源遮断直前の最終動作において動作し、上記サージ電圧波形が断続波形となる限度以下の低速動作で原点位置に一方復帰を行うための原点復帰動作制御手段を備え、上記個別判定記憶手段は、上記ステッピングモータの駆動開始または回転方向反転後の初回の通電遮断に対して上記サージ電圧の合成検出信号が発生しなかったことを通電遮断された相別に記憶すると共に、上記ステッピングモータの原点復帰動作中において、上記サージ電圧の合成検出信号が発生しなかったことを通電遮断された相別に記憶するようにしたことを特徴とする請求項1に記載のモータ駆動系の異常検出装置。

【請求項3】 電源スイッチが投入されると直ちに動作して異常検出装置に給電すると共に、上記電源スイッチが遮断されてから少なくとも上記ステッピングモータが原点復帰するまでの間は電源供給を継続した後に電源遮断を行う遅延遮断動作を行う電源リレー、上記ステッピングモータの駆動パルス量または移動パルス量を可逆計数してステッピングモータの現在回転位置を測定する動作を行う現在位置カウンタ、及び上記ステッピングモータが原点位置に復帰した時に動作して上記現在値カウンタをリセットし、上記電源スイッチが遮断された運転停

止後に原点復帰を行っておくことにより、電源投入時は直ちに正常運転を開始することができるようにする復帰検出スイッチを備えたことを特徴とする請求項2に記載のモータ駆動系の異常検出装置。

【請求項4】 上記ステッピングモータの駆動パルス量または移動パルス量を可逆計数してステッピングモータの現在回転位置を測定する現在値カウンタ、原点復帰動作に先立って、上記現在値カウンタに対して設定され、ステッピングモータの正転限界位置から逆転限界位置への移動を行うに足る目標駆動パルス量を設定する最大設定手段、上記ステッピングモータが原点位置に復帰した時に動作して、上記現在値カウンタをリセットするように動作する復帰検出スイッチ、及び上記目標駆動パルス量で原点復帰動作を行った後に、上記復帰検出スイッチが動作したかどうかを判定し、上記ステッピングモータまたは機構系の異常を検出して異常警報表示器を動作させる復帰異常判定手段を備えたことを特徴とする請求項2または請求項3に記載のモータ駆動系の異常検出装置。

【請求項5】 上記一時記憶手段は、上記マイクロプロセッサの外部に設けられたフリップフロップ回路が用いられ、該フリップフロップ回路は上記合成状態検出信号によってセットされ、上記マイクロプロセッサによって読出し、リセットされるものであることを特徴とする請求項1または請求項2に記載のモータ駆動系の異常検出装置。

【請求項6】 上記一時記憶手段は、上記マイクロプロセッサ内部のRAMメモリが用いられ、該RAMメモリは上記合成状態検出信号のパルス幅よりも短い時間間隔で周期的に入力監視が行われるマイクロプロセッサの割込み入力端子を介してセットされ、マイクロプロセッサ内部で読出し、リセットされるものであることを特徴とする請求項1または請求項2に記載のモータ駆動系の異常検出装置。

【請求項7】 マイクロプロセッサ、上記マイクロプロセッサにより生成された断続信号に応答し、多相界磁コイルを所定順序で付勢してステッピングモータを正逆転駆動する複数の開閉素子、上記開閉素子による上記界磁コイルへの通電遮断時に生じるサージ電圧を各相別に検出して、各相界磁コイルに対する通電、遮断を確認する検出信号を発生する個別状態検出手段、上記個別状態検出手段によって検出された信号の内、隣接動作しないグループの信号を論理和して各グループの界磁コイルへの通電・遮断を確認する合成信号発生する第一及び第二の合成状態検出手段、上記第一及び第二の合成状態検出手段によって検出された合成信号を第一及び第二の割込み入力端子を介して少なくとも夫々のグループ毎に分離して上記マイクロプロセッサ内のRAMメモリに記憶する一時記憶手段、上記グループ別の断続信号出力の前の立上がりまたは立下り時点の直後における変動遅延時

(3) 003-339190 (P2003-339190A)

間においてグループ別に記憶された上記一時記憶の内容を、上記断続信号出力の今回の立下がりまたは立上がり時点で読み出して相別に異常の有無を記憶する個別判定記憶手段、上記個別判定記憶手段が今回の相別異常の有無を記憶した後に上記一時記憶手段の内容を消去して、今回の合成信号を新たに記憶可能にするリセット手段、及び上記個別判定記憶手段の内少なくとも1個以上のものが異常記憶していることに応動して異常警報表示器を作動させ、上記ステッピングモータが高速連続駆動されている状態で異常判定が行えるようにした異常警報表示手段を備えたことを特徴とするモータ駆動系の異常検出装置。

【請求項8】 上記個別判定記憶手段が記憶した異常発生回数を計数し、相別異常発生回数または相別異常発生回数の総和が所定値を超過したときに上記異常警報表示手段を作動させる計数判定手段を備えたことを特徴とする請求項1乃至請求項7のいずれか一項に記載のモータ駆動系の異常検出装置。

【請求項9】 上記マイクロプロセッサには外部ツール接続用インタフェースが設けられ、上記個別判定記憶手段の内容が上記外部ツールによって読み出し表示されると共に、上記外部ツールからの指令によって上記内容がリセットされるものであることを特徴とする請求項1乃至請求項8のいずれか一項に記載のモータ駆動系の異常検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えば自動車用エンジンの排気ガス循環通路に設けられた循環ガス量の調整弁やアイドル回転速度制御用吸気弁の駆動制御に用いられるモータ駆動系の異常検出装置に関するものである。特に、モータ駆動系に用いられるステッピングモータの多相界磁コイル自体や、界磁コイルの駆動用開閉素子、或いは界磁コイルと開閉素子間の配線等の断線・短絡異常等を手軽に検出することができる改良されたモータ駆動系の異常検出装置に関するものである。

【0002】

【従来の技術】ステッピングモータ用の界磁コイルを負荷として、負荷自体や、駆動用開閉素子、或いは負荷と開閉素子間の配線等の断線・短絡異常を検出する手段そのものとして、様々の方式のものが開示されており、その典型的な方式は次のとおりである。

【0003】A＝負荷電流検出方式：負荷となる界磁コイルに通電した時に、電流検出用直列抵抗に発生する電圧降下を監視し、適正な電流が流れているかどうかを判定するものである。これは、負荷短絡、配線短絡等があれば過大な電流が流れる一方で、負荷断線、配線断線、開閉素子の閉路異常等があれば所定値未満の電流しか流れないことを利用して各部の異常を総合的に検出するものである。

【0004】この負荷電流検出方式は、負荷や配線の短絡異常時に、開閉素子を自動的に遮断して、開閉素子の破損を防止するためににも有効な手段であるが、電気負荷が誘導性負荷の場合には開閉素子の導通直後では電流上昇遅れが発生するので不用意に断線異常と判定しないような遅延検出処理が必要となる。

【0005】B＝漏れ電流検出方式：負荷駆動用開閉素子と並列に、漏れ電流を流す高抵抗を接続し、該高抵抗の分圧電圧を監視するものであり、開閉素子を遮断した時に負荷に流れる漏れ電流が無ければ負荷や配線の断線または開閉素子の短絡異常として各部の異常が総合的に検出される。

【0006】C＝サージ電圧検出方式：負荷駆動用開閉素子を遮断した時に、誘導性負荷が発生するサージ電圧を検出するものであり、サージ電圧が無ければ負荷・配線の断線、開閉素子の遮断異常、負荷・配線の短絡による遮断異常として各部の異常が総合的に検出される。このサージ電圧検出方式でも、開閉素子の遮断直後ではサージ電圧の発生遅れがあるので、不用意に異常と判定しないような遅延検出処理が必要となる。

【0007】特開平3-203599号公報（特許第2639144号）排気ガス循環弁制御装置（文献A）は負荷電流検出方式に基づくステッピングモータの駆動制御の例である。特開平10-257799号公報 多チャンネル出力装置の出力オープン検出装置（文献B）は漏れ電流検出方式に基づくステッピングモータの駆動制御の例である。特開平7-99796号公報 ステッピングモータの駆動装置（文献AB）は負荷電流検出方式と漏れ電流検出方式を併用したステッピングモータの駆動制御の例である。

【0008】一方、多数の電気負荷に対する公知の異常検出手段としては、ハードウェアで判定・合成した結果をマイクロプロセッサに取込むような外部ハードウェア（H/W）方式のものと、合成された状態信号をマイクロプロセッサに入力して、マイクロプロセッサ内部で判定処理を行う内部ソフトウェア（S/W）方式のものに大別される。

【0009】上記文献Aではステッピングモータの4個の界磁コイルに関する異常をディレイラッチして、これをAND結合した総合異常判定結果をマイクロプロセッサに取込む外部H/W方式となっている。上記文献Bではステッピングモータの4個の界磁コイルに関する正常状態信号をダイオードでOR結合し、その出力信号で積分回路をリセットすると共に、積分回路の出力を総合異常判定結果として必要に応じてマイクロプロセッサに取込むことができる外部H/W方式となっている。上記文献ABでは各種状態信号を論理結合してマイクロプロセッサに入力し、該入力されたパルス列の周期及びデューティ比をマイクロプロセッサ内で監視することによって断線・短絡検出を行う内部S/W方式となっている。

(4) 003-339190 (P2003-339190A)

【0010】その他、この発明に関連する公知技術として、特公平7-92016号公報「内燃機関用燃料噴射弁駆動回路の故障検出回路」（文献C）はサージ電圧検出方式に基づく燃料噴射弁駆動用電磁コイルの駆動制御の例である。

【0011】また、特開平5-18315号公報「自動車用エンジン制御装置」（文献D）によれば、エンジン制御装置に内蔵されたマイクロプロセッサによって駆動制御されるアクチュエータのイニシャライズを行うために、電源スイッチによって駆動される電源リレーを介してエンジン制御装置に給電し、電源スイッチの遮断後も上記電源リレーの動作を継続させイニシャライズの終了によって電源リレーを遮断することが述べられている。

【0012】なお、特願2000-380652号「車載電気負荷駆動系の異常検出装置」（文献E）によれば、内部S/W方式であって、しかも異常相の分離検出を行う手段が提示されている。本発明は上記文献Eのものをステッピングモータに適用し、サージ電圧検出によって異常検出する場合の改良に関するものである。

【0013】

【発明が解決しようとする課題】（1）従来技術の課題の説明

上記のような従来技術において、文献Aまたは文献Bで見られる外部H/W方式は、寸法、コスト面で不利であって、この点では文献ABで示したような内部S/W方式が望ましい。しかし、この文献ABのものは、多数の電気負荷の内、どの負荷系統が異常となったものであるかを特定する概念がなく、このため保守作業が困難となるという不都合な点があった。

【0014】また、文献Cで見られるサージ電圧検出方式を多相界磁コイルに適用した場合、界磁コイルや開閉素子・配線等の異常を総合的に検出できる特徴があるが、多相界磁コイルのサージ電圧を並列合成すると、ステッピングモータの高速駆動時には異常相の分離検出が困難となるという問題がある。

【0015】（2）発明の目的の説明

この発明の第一の目的は、サージ電圧検出による安価で簡易な外部H/Wによる個別状態検出信号を用い、この個別状態検出信号を論理結合した単一の合成状態検出信号をマイクロプロセッサに入力して、高速動作時の異常判定を回避しながら、マイクロプロセッサ内のS/W処理によって正しい異常検出を行うと共に、異常な負荷系統を特定できるようにして保守作業の容易化を図ったモータ駆動系の異常検出装置を得ることにある。

【0016】この発明の第二の目的は、サージ電圧検出による安価、簡易な外部H/Wによる個別状態検出信号を用い、この個別状態検出信号を論理結合した複数の合成状態検出信号をマイクロプロセッサに入力して、高速動作時の異常判定を可能にし、マイクロプロセッサ内のS/W処理によって正しい異常検出を行うと共に、異常

な負荷系統を特定できるようにして保守作業の容易化を図ったモータ駆動系の異常検出装置を得ることにある。

【0017】

【課題を解決するための手段】この発明の請求項1に係るモータ駆動系の異常検出装置は、マイクロプロセッサ、上記マイクロプロセッサにより生成された断続信号にตอบสนองし、多相界磁コイルを所定順序で付勢してステッピングモータを正逆転駆動する複数の開閉素子、上記開閉素子による上記界磁コイルへの通電遮断時に生じるサージ電圧を各相別に検出して、上記各相界磁コイルへの通電、遮断を確認する検出信号を発生する個別状態検出手段、上記個別状態検出手段によって検出された信号を論理和して上記全相界磁コイルへの通電、遮断を確認する合成信号を発生する合成状態検出手段、上記合成状態検出手段によって検出された合成信号の発生を記憶する一時記憶手段、上記断続信号が所定時間以上休止した後の初回立上りまたは立下り時点の直後における変動遅延時間において記憶された上記一時記憶の内容を、上記断続信号の次の立上りまたは立下り時点で読み出して相別に異常の有無を記憶する個別判定記憶手段、上記個別判定記憶手段が今回の相別異常の有無を記憶した後に上記一時記憶手段の内容を消去して、次の合成信号を新たに記憶可能にするリセット手段、及び上記個別判定記憶手段の内少なくとも一個以上のものが異常記憶していることに応動して異常警報表示器を動作させる異常警報表示手段を備え、上記個別判定記憶手段は、上記ステッピングモータが所定時間以上の休止を行った後の初回の通電遮断に対して、上記サージ電圧の合成検出信号が発生しなかったことを通電遮断された相別に記憶して、上記ステッピングモータの正逆転起動時に異常判定を行うことを特徴とするものである。

【0018】また、請求項1に係る装置において、電源投入時の初回動作または／及び電源遮断直前の最終動作において動作し、上記サージ電圧波形が断続波形となる限度以下の低速動作で原点位置に一方復帰を行うための原点復帰動作制御手段を備え、上記個別判定記憶手段は、上記ステッピングモータの駆動開始または回転方向反転後の初回の通電遮断に対して上記サージ電圧の合成検出信号が発生しなかったことを通電遮断された相別に記憶すると共に、上記ステッピングモータの原点復帰動作中において、上記サージ電圧の合成検出信号が発生しなかったことを通電遮断された相別に記憶するようにしたことを特徴とするものである。

【0019】また、請求項2に係る装置において、電源スイッチが投入されると直ちに動作して異常検出装置に給電すると共に、上記電源スイッチが遮断されてから少なくとも上記ステッピングモータが原点復帰するまでの間は電源供給を継続した後に電源遮断を行う遅延遮断動作を行う電源リレー、上記ステッピングモータの駆動パルス量または移動パルス量を可逆計数してステッピング

(5) 003-339190 (P2003-339190A)

モータの現在回転位置を測定する動作を行う現在位置カウンタ、及び上記ステッピングモータが原点位置に復帰した時に動作して上記現在値カウンタをリセットし、上記電源スイッチが遮断された運転停止後に原点復帰を行っておくことにより、電源投入時は直ちに正常運転を開始することができるようにする復帰検出スイッチを備えたことを特徴とするものである。

【0020】また、請求項2または請求項3に係る装置において、上記ステッピングモータの駆動パルス量または移動パルス量を可逆計数してステッピングモータの現在回転位置を測定する現在値カウンタ、原点復帰動作に先立って、上記現在値カウンタに対して設定され、ステッピングモータの正転限界位置から逆転限界位置への移動を行うに足る目標駆動パルス量を設定する最大量設定手段、上記ステッピングモータが原点位置に復帰した時に動作して、上記現在値カウンタをリセットするように動作する復帰検出スイッチ、及び上記目標駆動パルス量で原点復帰動作を行った後に、上記復帰検出スイッチが動作したかどうかを判定し、上記ステッピングモータまたは機構系の異常を検出して異常警報表示器を動作させる復帰異常判定手段を備えたことを特徴とするものである。

【0021】また、請求項1または請求項2に係る装置において、上記一時記憶手段は、上記マイクロプロセッサの外部に設けられたフリップフロップ回路が用いられ、該フリップフロップ回路は上記合成状態検出信号によってセットされ、上記マイクロプロセッサによって読出し、リセットされるものであることを特徴とするものである。

【0022】また、請求項1または請求項2に係る装置において、上記一時記憶手段は、上記マイクロプロセッサ内部のRAMメモリが用いられ、該RAMメモリは上記合成状態検出信号のパルス幅よりも短い時間間隔で周期的に入力監視が行われるマイクロプロセッサの割込み入力端子を介してセットされ、マイクロプロセッサ内部で読出し、リセットされるものであることを特徴とするものである。

【0023】また、この発明の請求項7に係るモータ駆動系の異常検出装置は、マイクロプロセッサ、上記マイクロプロセッサにより生成された断続信号に応答し、多相界磁コイルを所定順序で付勢してステッピングモータを正逆転駆動する複数の開閉素子、上記開閉素子による上記界磁コイルへの通電遮断時に生じるサージ電圧を各相別に検出して、各相界磁コイルに対する通電、遮断を確認する検出信号を発生する個別状態検出手段、上記個別状態検出手段によって検出された信号の内、隣接動作しないグループの信号を論理和して各グループの界磁コイルへの通電・遮断を確認する合成信号発生する第一及び第二の合成状態検出手段、上記第一及び第二の合成状態検出手段によって検出された合成信号を第一及び第二

の割込み入力端子を介して少なくとも夫々のグループ毎に分離して上記マイクロプロセッサ内のRAMメモリに記憶する一時記憶手段、上記グループ別の断続信号出力の前の立上がりまたは立下がり時点の直後における変動遅延時間においてグループ別に記憶された上記一時記憶の内容を、上記断続信号出力の今回の立下がりまたは立上がり時点で読み出して相別に異常の有無を記憶する個別判定記憶手段、上記個別判定記憶手段が今回の相別異常の有無を記憶した後に上記一時記憶手段の内容を消去して、今回の合成信号を新たに記憶可能にするリセット手段、及び上記個別判定記憶手段の内少なくとも1個以上のものが異常記憶していることに応動して異常警報表示器を作動させ、上記ステッピングモータが高速連続駆動されている状態で異常判定が行えるようにした異常警報表示手段を備えたことを特徴とするものである。

【0024】また、請求項1から請求項7のいずれか一項に係る装置において、上記個別判定記憶手段が記憶した異常発生回数を計数し、相別異常発生回数または相別異常発生回数の総和が所定値を超過したときに上記異常警報表示手段を作動させる計数判定手段を備えたことを特徴とするものである。

【0025】また、請求項1から請求項8のいずれか一項に係る装置において、上記マイクロプロセッサには外部ツール接続用インタフェースが設けられ、上記個別判定記憶手段の内容が上記外部ツールによって読み出し表示されると共に、上記外部ツールからの指令によって上記内容がリセットされるものであることを特徴とするものである。

【0026】

【発明の実施の形態】実施の形態1.

(1) 実施の形態1の構成の詳細な説明

以下この発明の実施の形態1を図について説明する。図1はこの発明の実施の形態1に係る装置の構成ブロックを示すもので、図1において、100aはマイクロプロセッサ110aを包含し、外部接続されたステッピングモータ101aを駆動制御する異常検出装置、102aは上記ステッピングモータ101aの回転子、102bは該回転子によって図示方向に正転・逆転動作を行う移動体、102cは該移動体の正逆転限界位置に設けられたストッパ、102dは上記移動体102bが逆転限界位置に到達した時、即ち上記ステッピングモータ101aが原点位置に復帰したときに閉路する復帰検出スイッチ、103a、103b、103c、103dは多相の界磁コイルであり、各界磁コイルの一端はコネクタ端子A2、B2、C2、D2を介して上記異常検出装置100aのコネクタ端子A1、B1、C1、D1に接続されている。

【0027】104はステッピングモータ101aの電源となる車載バッテリー、105は電源スイッチ、106aは車載バッテリー104から電源スイッチ105とダイ

!(6) 003-339190 (P2003-339190A)

オード105aを介して付勢される電源リレー、106bはこのリレーの出力接点である。上記界磁コイル103a、103b、103c、103dの他端は出力接点106bを介して車載バッテリー104に接続されている。

【0028】SLPは車載バッテリー104に接続された上記異常検出装置100aの端子、MPWは出力接点106bを介して車載バッテリー104に接続された異常検出装置100aの端子である。107は異常検出装置100aのDR2から駆動される異常警報表示器(LMP)、108はケーブル109を介して異常警報装置100aの通信用インタフェース(I/F)111に接続された外部ツールである。

【0029】異常検出装置100aの内部構成に関し、114a、114b、114c、114dはトランジスタによって構成された開閉素子、113a、113b、113c、113dは上記開閉素子を駆動するベース抵抗、115b、115dはそれぞれベース抵抗113b、113dに接続された論理反転素子、112a、112cはマイクロプロセッサ100aの断続信号出力P1とP2に接続されたプルダウン抵抗である。

【0030】開閉素子114a、114b、114c、114dの内、開閉素子114aと114cには断続信号出力P1、P2がベース抵抗113aとベース抵抗113cを通して給電される。また、開閉素子114bと114dには論理反転素子115bとベース抵抗113bおよび論理反転素子115dとベース抵抗113dを通して給電される。開閉素子114a、114b、114c、114dのコレクタ端子はコネクタ端子A1、B1、C1、D1に接続されて上記界磁コイル103a、103b、103c、103dを駆動すると共に、OR結合用ダイオード116を介して抵抗117に接続されている。

【0031】118はそのエミッタ端子がエミッタ抵抗119を介して電源端子MPWに接続され、さらに抵抗117を介してOR結合用ダイオード116のカソード側に接続されたトランジスタ、120は該トランジスタのベース端子と電源端子MPW間に接続されたドロップダイオード、121はトランジスタ118のコレクタ端子に接続され、トランジスタ122を駆動するベース抵抗、123はトランジスタ122のベース/エミッタ端子間に接続された安定抵抗である。

【0032】124は上記電源端子MPW及びSLP端子から給電され、制御用定電圧出力を発生してマイクロプロセッサ110aに給電する電源ユニットで、上記電源端子SLPからの電源は出力接点106bが開路した時のスリープ電源として用いられる。125は上記トランジスタ122のコレクタ端子から駆動される一時記憶手段であるフリップフロップ回路である。

【0033】P4はフリップフロップ回路125のセッ

ト出力をマイクロプロセッサ110aに読込む入力信号、RSTは上記フリップフロップ回路125をリセットするためにマイクロプロセッサ110aが発生するフリップフロップ回路125へのリセット入力信号、P3は上記フリップフロップ回路125のセット入力信号となる合成状態検出信号である。

【0034】DR1はマイクロプロセッサ110aの駆動出力、126は該駆動出力DR1によって電源リレー106aの動作を継続保持する駆動素子、DR2は異常警報表示器107を駆動するためのマイクロプロセッサ110aの駆動出力である。電源リレー106aは、電源スイッチ105によって一旦付勢駆動された後は、電源スイッチ105が開路しても駆動出力DR1によって動作保持され、マイクロプロセッサ110aが初期化動作を行った後で駆動出力DR1を停止して、電源リレー106aを消勢するようになっている。更に、マイクロプロセッサ110aはROMメモリ131aに格納されたプログラムに従って制御動作や外部ツール108との通信を行うようになっている。

【0035】132は、断続信号出力P1の立上がりエッジ、立下がりエッジを割込み計数するマイクロプロセッサ110aの現在値カウンタ(CNT)であり、この現在値カウンタ132は計数時の断続信号出力P2の論理レベルによって可逆計数を行い、ステッピングモータ101aの現在位置を表すものとなっている。HPは復帰検出スイッチ102dが接続されたマイクロプロセッサ110aへの入力である。

【0036】復帰検出スイッチ102dはステッピングモータ101aによって駆動される開閉弁等のアクチュエータの原点位置を確認したり、復帰動作の完了信号を出すものとして用いられるものであるが、原点復帰が当止めストップ方式による場合には復帰検出スイッチ102dは不要であり、ステッピングモータ101aを復帰方向に十分駆動しておけば、原点復帰したものと見做す制御を行うこともできる。IGSはインタフェース回路127を介して電源スイッチ105に接続された電源検出力信号である。

【0037】(2)実施の形態1の作用・動作の詳細な説明

図1のとおり構成されたこの発明の実施の形態1において、先ず図2に示すステッピングモータ101aの正転動作のタイムチャートに基づいて作用・動作の説明をする。図2において、マイクロプロセッサ110aの断続信号出力P1の立上がりエッジは①⑤⑨で示され、立下がりエッジは③⑦⑪で示されている。また、マイクロプロセッサ110aの断続信号出力P2の立上がりエッジは④⑧⑫で示され、立下がりエッジは②⑥⑩で示されている。断続信号出力P1の立上がりエッジ①⑤⑨時点における断続信号出力P2のレベルは「H」となっているのに対して、断続信号出力P1の立下がりエッジ

!(7) 003-339190 (P2003-339190A)

③⑦①①時点における断続信号出力P2のレベルは「L」となっているのが正転状態を表している。なお、①⑩～①⑫は、図中ではその数字を○で囲んだもので表している。

【0038】図2におけるA1、B1、C1、D1は開閉素子114a、114b、114c、114dのコレクタ端子電圧波形、即ち異常検出装置100aのコネクタ端子A1、B1、C1、D1の電圧波形を示しており、界磁コイル103a、103b、103c、103dへの通電時は「L」、遮断時は「H」レベルとなっている。

【0039】200a～200dは個別状態検出信号となるサージ電圧である。このうち、200aは断続信号出力P1の立下がりエッジ③で界磁コイル103aの通電が遮断された時のサージ電圧波形、200bは断続信号出力P1の立上がりエッジ④で界磁コイル103bの通電が遮断された時のサージ電圧波形、200cは断続信号出力P2の立下がりエッジ②で界磁コイル103cの通電が遮断された時のサージ電圧波形、200dは断続信号出力P2の立上がりエッジ⑤で界磁コイル103dの通電が遮断された時のサージ電圧波形である。

【0040】各サージ電圧200a～200dによる電流は、OR結合用ダイオード116を介して抵抗117、エミッタ抵抗119、出力接点106bを通じて車載バッテリー104に吸収されるが、その一部はドロップダイオード120に流れてトランジスタ118を駆動するので、トランジスタ118とベース抵抗121を介してトランジスタ122が駆動される。その結果、サージ電圧200a～200dが発生している時にはトランジスタ122のコレクタ端子は正常を意味する信号「L」レベルとなっていて、これが合成状態検出信号P3として一時記憶手段であるフリップフロップ回路125に取込まれるようになっている。

【0041】但し、サージ電圧200a～200dが発生しなかった時にはトランジスタ122のコレクタ出力は論理「H」レベルのままであり、フリップフロップ回路125がセットされることは無い。フリップフロップ回路125の内容は次のタイミング（信号出力P1、P2の立上がりエッジや立下がりエッジ）で読出し・判定の上でリセットされ、新たな入力信号P3が格納される。

【0042】図1のとおり構成されたこの発明の実施の形態1において、図3に示すステッピングモータ101aの逆転動作のタイムチャートに基づいて作用・動作の説明をする。図3において、マイクロプロセッサ110aの断続信号出力P1の立上がりエッジは①⑥⑨で示され、立下がりエッジは③⑦①①で示されている。また、マイクロプロセッサ110aの断続信号出力P2の立下がりエッジは④⑧①②で示され、立上がりエッジは②⑤①⑩で示されている。断続信号出力P1の立上がりエッ

ジ①⑥⑨時点における断続信号出力P2のレベルは「L」となっているのに対して、断続信号出力P1の立下がりエッジ③⑦①①時点における断続信号出力P2のレベルは「H」となっている。

【0043】図3におけるA1、B1、C1、D1は開閉素子114a、114b、114c、114dのコレクタ端子電圧波形、即ち異常検出装置100aのコネクタ端子A1、B1、C1、D1の電圧波形を示しており、界磁コイル103a、103b、103c、103dへの通電時は「L」、遮断時は「H」レベルとなっている。

【0044】300a～300dは個別状態検出信号となるサージ電圧である。このうち、300aは断続信号出力P1の立下がりエッジ③で界磁コイル103aの通電が遮断された時のサージ電圧波形、300bは断続信号出力P1の立上がりエッジ④で界磁コイル103bの通電が遮断された時のサージ電圧波形、300cは断続信号出力P2の立下がりエッジ②で界磁コイル103cの通電が遮断された時のサージ電圧波形、300dは断続信号出力P2の立上がりエッジ⑤で界磁コイル103dの通電が遮断された時のサージ電圧波形である。

【0045】各サージ電圧300a～300dによる電流は図1のOR結合用ダイオード116を介して抵抗117、エミッタ抵抗119、出力接点106bを通じて車載バッテリー104に吸収されるが、その一部はドロップダイオード120に流れてトランジスタ118を駆動するので、トランジスタ118とベース抵抗121を介してトランジスタ122が駆動される。その結果、サージ電圧が発生している時にはフリップフロップ回路125の入力信号P3は「L」レベルとなっているのは図2の場合と同じである。なお、図2や図3のパルス列P3において、例えば②Bと表現されている意味は、②のタイミングでサージ電圧300bによる界磁コイル103bの状態信号を読取り判定するということである。

【0046】図1のものの全体動作説明用フローチャートを示す図4において、400はマイクロプロセッサ110aの動作開始工程、401は該工程に続いて作用し、IGS入力（電源検出入力）が動作しているかどうかを判定する工程、402は該工程がYESの時に作用し、下記のDR1出力（電源保持駆動出力）がセットされているかどうかによって電源投入直後の初回動作であるかどうかを判定する工程、403は該工程が初回動作である時に作用し、駆動出力DR1をセットする工程、404は該工程に続いて作用し、原点復帰検出スイッチ102dが動作しているかどうかを判定する工程、405は該工程が原点復帰位置ではないと判定した時に作用し、現在値カウンタ132を最大量に設定する工程（最大量設定手段）である。ここでいう最大量は図1における移動体102bがストッパ102cによる正転限界位置から逆転限界位置に移動するのに必要なパルス量こと

!(8) 003-339190 (P2003-339190A)

である。

【0047】406は工程405に続いて作用し、原点復帰のために逆転パルス列として断続信号出力P1、P2を発生する工程（原点復帰動作制御手段）、407は該工程に続いて作用し、図6で後述するサブルーチンプログラム、408は該サブルーチンプログラムに続いて作用し、原点復帰検出スイッチ102dが動作したかどうかを判定する工程、409は工程408が復帰完了の判定であった時に作用し、現在値カウンタ132を0にリセットする工程である。

【0048】410は工程401がNOであって、電源スイッチ105がOFFされていると判定した場合に作用し、DR1出力がセットされているかどうかを判定する工程であり、該工程がYESの判定であってDR1出力が既にセットされておれば工程404へ移行するようになっている。411は工程408が原点復帰位置ではないと判定した時に作用し、現在値カウンタ132の現在値が0になっていないかどうかを判定する工程（復帰異常判定手段）であり、該工程がNOの判定である時は引続いて工程406へ移行し、逆転パルスを発生することによって現在値が減少するようになっている。

【0049】412は上記工程411がYESの判定であった時に作用し、異常警報表示器107を駆動する工程（異常警報表示手段）である。該工程では上記工程405で設定された十分な量の設定値に対応する逆転パルスが工程406で与えられ、工程411が現在値0を判定しているにも関わらず、工程408では復帰検出スイッチ102dが不動作であって、これによってステッピングモータ101aが正常回転していないことを判定している。

【0050】413は工程409または412に続いて作用し、電源スイッチ入力IGSがOFFであるかどうかを判定する工程、414は該工程がYESであって電源スイッチ105がOFFされていると判定した場合に作用し、工程403でセットされた駆動出力DR1をリセットする工程、415は工程410や工程413がNOの判定であった時、または工程414に続いて移行する動作終了工程であり、該動作終了工程において再度動作開始工程400が活性化されることによって繰返して制御動作が行われるようになっている。

【0051】416は工程402がNOの判定であって原点復帰動作が完了している時に作用し、図示しない駆動制御手段の中からステッピングモータ101aの目標回転位置を読み出す工程、417は該工程に続いて作用し、現在値カウンタ132の現在値を読み出す工程、418は該工程に続いて作用し、工程416によって読み出された目標位置と工程417で読み出された現在値を比較する工程である。

【0052】420は工程418が位置偏差過大の判定を行った時に作用し、位置偏差の正負によって補正回転

方向を判定する工程、421aは該工程が正転判定であった時に作用し、断続信号出力P1、P2によって正転パルス列を発生する工程、422aは該工程に続いて作用し、後述の工程424aで完了フラグがセットされていたかどうかを判定する工程、423aは該工程がNOの判定であった時に作用し、図5で後述するサブルーチンプログラム、424aは該サブルーチンプログラムに続いて作用し、異常検出完了フラグをセットする工程、425aは上記工程422aがYESの判定であった時、または上記工程424aに続いて作用し、現在時点での目標位置と現在位置を比較して正転パルス列の発生を継続するかどうかを判定する工程であり、該工程が継続判定であった時には工程421aへ復帰する。

【0053】421bは上記工程420が逆転判定であった時に作用し、断続信号出力P1、P2によって逆転パルス列を発生する工程、422bは該工程に続いて作用し、後述の工程424bで完了フラグがセットされていたかどうかを判定する工程、423bは該工程がNOの判定であった時に作用し、図6で後述するサブルーチンプログラム、424bは該サブルーチンプログラムに続いて作用し、異常検出完了フラグをセットする工程、425bは上記工程422bがYESの判定であった時、または上記工程424bに続いて作用し、現在時点での目標位置と現在位置を比較して逆転パルス列の発生を継続するかどうかを判定する工程であり、該工程が継続判定であった時には上記工程421bへ復帰するようになっている。

【0054】426は上記工程418が正常判定であった時、または上記工程425a、425bが継続停止判定であった時に作用し、駆動停止時間が所定値以上であるかどうかを判定し、所定時間に達していないときは工程426を繰返し動作する待ち時間工程（駆動開始遅延確認手段）である。なお、ステッピングモータ101aの再駆動開始または正転逆転切換駆動前の停止時間は、通常は上記所定時間以上となっていて、工程426でわざわざ時間待ちをしなくてもよいので、工程426は主として駆動開始遅延確認手段として機能するものとなっている。427は上記工程426による待ち時間経過後に作用し、上記工程424aまたは工程424bでセットされていた完了フラグをリセットする工程であり、該工程に続いて上記終了工程415へ移行するようになっている。

【0055】以上の動作を総括説明すると、工程401から工程414までの動作は、電源スイッチ投入時または電源スイッチ遮断時における原点復帰動作と、原点復帰過程での異常検出に関するものである。なお、この実施の形態では原点復帰検出スイッチ102dを備えているので、電源スイッチ遮断時と電源スイッチ投入時に原点復帰動作をさせるようにしておけば、電源投入時は一般にはわざわざ原点復帰動作を行わなくても既に原点位

(9) 003-339190 (P2003-339190A)

置にあるので、速やかに通常運転状態に移行することができると共に、万一原点復帰していなかったときだけ電源投入時に原点復帰を行うようにすることができるものである。また、十分な逆転パルスを与えても原点復帰検出スイッチ102dが動作しない時にはステッピングモータ101aまたは被駆動機械系の異常であると判定できる。

【0056】工程416以降の工程は通常運転時における正逆転駆動と異常検出に関するものであるが、通常運転における正転完了後や逆転完了後の再起動や、回転方向が変化するときには工程426による休止時間が確保されていると共に、サブルーチンプログラム423aや423bによる異常検出は休止直後の初回サージ電圧の有無を検出するようになっている。

【0057】図1のものの正転時異常検出動作説明用フローチャートを示す図5において、500は図4の工程422aがNOの判定であった時に活性化されるサブルーチンプログラムの動作開始工程、501aは該工程500に続いて作用し、断続信号出力P1が立下がったかどうかを判定する工程、501bは該工程501aがNOの判定であった時に作用し、断続信号出力P1が立上がったかどうかを判定する工程、501cは該工程501bがNOの判定であった時に作用し、断続信号出力P2が立下がったかどうかを判定する工程、501dは該工程501cがNOの判定であった時に作用し、断続信号出力P2が立上がったかどうかを判定する工程であり、上記工程501dの判定がNOであった時は上記工程501aに復帰するようになっており、上記工程501a～501dは循環繰返し動作を行いながら断続信号P1またはP2が立上がりまたは立下がるのを検出する工程となっている。

【0058】502aは上記工程501aがYESの判定であった時に作用し、図2のタイムチャートに従って断続信号P2が立上がるまで待機動作を行う工程、502bは上記工程501bがYESの判定であった時に作用し、図2のタイムチャートに従って断続信号P2が立下がるまで待機動作を行う工程、502cは上記工程501cがYESの判定であった時に作用し、図2のタイムチャートに従って断続信号P1が立下がるまで待機動作を行う工程、502dは上記工程501dがYESの判定であった時に作用し、図2のタイムチャートに従って断続信号P1が立上がるまで待機動作を行う工程である。

【0059】503aは上記工程502aがYESの判定であった時に作用し、前記フリップフロップ回路125に合成状態検出信号P3がセットされているかどうかを判定する工程、503bは上記工程502bがYESの判定であった時に作用し、前記フリップフロップ回路125に合成状態検出信号P3がセットされているかどうかを判定する工程、503cは上記工程502cがY

ESの判定であった時に作用し、前記フリップフロップ回路125に合成状態検出信号P3がセットされているかどうかを判定する工程、503dは上記工程502dがYESの判定であった時に作用し、前記フリップフロップ回路125に合成状態検出信号P3がセットされているかどうかを判定する工程である。

【0060】504a～504dはリセット工程（リセット手段）である。このうち、504aは上記工程503aがYESの判定であった時に作用し、前記フリップフロップ回路125に記憶された合成状態検出信号P3をリセットする工程、504bは上記工程503bがYESの判定であった時に作用し、前記フリップフロップ回路125に記憶された合成状態検出信号P3をリセットする工程、504cは上記工程503cがYESの判定であった時に作用し、前記フリップフロップ回路125に記憶された合成状態検出信号P3をリセットする工程、504dは上記工程503dがYESの判定であった時に作用し、前記フリップフロップ回路125に記憶された合成状態検出信号P3をリセットする工程である。

【0061】505a～505dは異常検出回数計数工程（個別判定記憶手段＝相別異常計数記憶手段）である。このうち、505aは上記工程503aがNOの判定であった時に作用し、図示しないA相異常計数カウンタで異常検出回数を加算計数する工程、505bは上記工程503bがNOの判定であった時に作用し、図示しないB相異常計数カウンタで異常検出回数を加算計数する工程、505cは上記工程503cがNOの判定であった時に作用し、図示しないC相異常計数カウンタで異常検出回数を加算計数する工程、505dは上記工程503dがNOの判定であった時に作用し、図示しないD相異常計数カウンタで異常検出回数を加算計数する工程であり、上記工程505a～505dによって合成状態検出信号P3が発生しなかったことを相別に分離して記憶するようになっている。

【0062】506は上記工程504a～504dまたは上記工程505a～505dに続いて作用し、上記工程505a～505dで計数された異常検出回数のどれかが所定値を超過したかどうか、または上記工程505a～505dで計数された異常検出回数の総和の回数が所定値を超過したかどうかを判定する工程（計数判定手段）、507は該工程がYESの判定であった時に作用し、異常警報表示器107に対する駆動出力DR2を発生する工程（異常警報表示手段）、508は上記工程506がNOの判定であった時、または上記工程507に続いて作用し、図4の工程424aへ移行する復帰ラベルである。

【0063】以上の動作を総括説明すると、工程501aから工程505aまでの動作は、A相界磁コイル103a系統の異常を検出し、ステッピングモータ101a

(10) 103-339190 (P2003-339190A)

の正転起動動作毎に異常検出回数を加算計数する工程、工程501bから工程505bまでの動作は、B相界磁コイル103b系統の異常を検出し、ステッピングモータ101aの正転起動動作毎に異常検出回数を加算計数する工程、工程501cから工程505cまでの動作は、C相界磁コイル103c系統の異常を検出し、ステッピングモータ101aの正転起動動作毎に異常検出回数を加算計数する工程、工程501dから工程505dまでの動作は、D相界磁コイル103d系統の異常を検出し、ステッピングモータ101aの正転起動動作毎に異常検出回数を加算計数する工程であり、各系統では界磁コイルや開閉素子及び配線の断線・短絡異常が合併され、分離不可状態で検出されるものである。なお、各相の異常計数カウンタは上記工程505a～505dで加算計数されるほか、図6の工程605a～605dでも加算計数され、工程506によって比較される加算現在値は両者を合計したものとなっている。

【0064】図1のものの逆転時異常検出動作説明用フローチャートを示す図6において、600は図4の工程422bがNOの判定であった時、または工程406に続いて活性化されるサブルーチンプログラムの動作開始工程、601aは該工程600に続いて作用し、断続信号出力P1が立下がったかどうかを判定する工程、601bは該工程601aがNOの判定であった時に作用し、断続信号出力P1が立上ったかどうかを判定する工程、601cは該工程601bがNOの判定であった時に作用し、断続信号出力P2が立下がったかどうかを判定する工程、601dは該工程601cがNOの判定であった時に作用し、断続信号出力P2が立上ったかどうかを判定する工程であり、上記工程601dの判定がNOであった時は上記工程601aに復帰するようになっており、上記工程601a～601dは循環繰返し動作を行いながら断続信号P1またはP2が立上がりまたは立下がるのを検出する工程となっている。

【0065】602aは上記工程601aがYESの判定であった時に作用し、図3のタイムチャートに従って断続信号P2が立下がるまで待機動作を行う工程、602bは上記工程601bがYESの判定であった時に作用し、図3のタイムチャートに従って断続信号P2が立上がるまで待機動作を行う工程、602cは上記工程601cがYESの判定であった時に作用し、図3のタイムチャートに従って断続信号P1が立上がるまで待機動作を行う工程、602dは上記工程601dがYESの判定であった時に作用し、図3のタイムチャートに従って断続信号P1が立下がるまで待機動作を行う工程である。

【0066】603aは上記工程602aがYESの判定であった時に作用し、一時記憶手段である前記フリップフロップ回路125に合成状態検出信号P3がセットされているかどうかを判定する工程、603bは上記工

程602bがYESの判定であった時に作用し、前記フリップフロップ回路125に合成状態検出信号P3がセットされているかどうかを判定する工程、603cは上記工程602cがYESの判定であった時に作用し、前記フリップフロップ回路125に合成状態検出信号P3がセットされているかどうかを判定する工程、603dは上記工程602dがYESの判定であった時に作用し、前記フリップフロップ回路125に合成状態検出信号P3がセットされているかどうかを判定する工程である。

【0067】604a～604dはリセット工程（リセット手段）である。このうち、604aは上記工程603aがYESの判定であった時に作用し、前記フリップフロップ回路125に記憶された合成状態検出信号P3をリセットする工程、604bは上記工程603bがYESの判定であった時に作用し、前記フリップフロップ回路125に記憶された合成状態検出信号P3をリセットする工程、604cは上記工程603cがYESの判定であった時に作用し、前記フリップフロップ回路125に記憶された合成状態検出信号P3をリセットする工程、604dは上記工程603dがYESの判定であった時に作用し、前記フリップフロップ回路125に記憶された合成状態検出信号P3をリセットする工程である。

【0068】605a～605dは異常検出回数計数工程（個別判定記憶手段）である。このうち、605aは上記工程603aがNOの判定であった時に作用し、図示しないA相異常計数カウンタで異常検出回数を加算計数する工程、605bは上記工程603bがNOの判定であった時に作用し、図示しないB相異常計数カウンタで異常検出回数を加算計数する工程、605cは上記工程603cがNOの判定であった時に作用し、図示しないC相異常計数カウンタで異常検出回数を加算計数する工程、605dは上記工程603dがNOの判定であった時に作用し、図示しないD相異常計数カウンタで異常検出回数を加算計数する工程であり、上記工程605a～605dによって合成状態検出信号P3が発生しなかったことを相別に分離して記憶するようになっている。

【0069】606は上記工程604a～604dまたは上記工程605a～605dに続いて作用し、上記工程605a～605dで計数された異常検出回数のどれかが所定値を超過したかどうか、または上記工程605a～605dで計数された異常検出回数の総和の回数が所定値を超過したかどうかを判定する工程（計数判定手段）、607は該工程がYESの判定であった時に作用し、前記異常警報表示器107に対する駆動出力DR2を発生する工程（異常警報表示手段）、608は上記工程606がNOの判定であった時、または上記工程607に続いて作用し、図4の工程424bまたは工程408へ移行する復帰ラベルである。

(図1) 103-339190 (P2003-339190A)

【0070】以上の動作を総括説明すると、工程601aから工程605aまでの動作は、A相界磁コイル103a系統の異常を検出し、ステッピングモータ101aの逆転起動動作毎に異常検出回数を加算計数する工程、工程601bから工程605bまでの動作は、B相界磁コイル103b系統の異常を検出し、ステッピングモータ101aの逆転起動動作毎に異常検出回数を加算計数する工程、工程601cから工程605cまでの動作は、C相界磁コイル103c系統の異常を検出し、ステッピングモータ101aの逆転起動動作毎に異常検出回数を加算計数する工程、工程601dから工程605dまでの動作は、D相界磁コイル103d系統の異常を検出し、ステッピングモータ101aの逆転起動動作毎に異常検出回数を加算計数する工程であり、各系統では界磁コイルや開閉素子及び配線の断線・短絡異常が合併され、分離不可状態で検出されるものである。なお、各相の異常計数カウンタは上記工程605a～605dで加算計数されるほか、図5の工程505a～505dでも加算計数され、上記工程606によって比較される加算現在値は両者を合計したものとなっている。

【0071】以上の説明を踏まえて、図1について概括的に作用動作を説明すると、開閉素子114a～114dが発生するパルス列によって順次駆動されるステッピングモータ101aの回転量は、発生パルス列を可逆計数する現在値カウンタ132によって測定され、目標位置との相対偏差に応じて可逆駆動が行われるようになっている。ステッピングモータ101aの原点復帰位置は復帰検出スイッチ102dで検出され、この時点で上記現在値カウンタ132はリセットされるようになっているが、ストップ位置102cに突き当たって停止するに足る十分な復帰駆動パルス列が与えられたにも関わらず復帰検出スイッチ102dが動作しない時には異常警報表示器107が動作するようになっている。

【0072】開閉素子114a～114dが界磁コイル103a～103dに給電してから遮断すると、端子A1～D1にはサージ電圧が発生する。但し、開閉素子が短絡故障で電流遮断ができなかったり、開閉素子が開放異常で通電ができなかったような場合には上記の遮断サージ電圧は発生しない。界磁コイルが断線・短絡していたり、配線路の断線や地絡（端子A1～D1とA2～D2間の配線が車載バッテリー104の負側端子に誤接触すること）または天絡（端子A1～D1とA2～D2間の配線が車載バッテリー104の正側端子に誤接触すること）があっても同様に遮断サージ電圧は発生しない。

【0073】マイクロプロセッサ110aに対する制御入力点数を削減するために、各相のサージ電圧はOR結合用ダイオード116によって並列結合されているが、異常発生した時にはどの相の異常であったかを識別する必要がある。更に、ステッピングモータ101aが高速回転している時には、ダイオード116による論理和出

力は途切れの無い連続信号レベルになって各相の分離が行えなくなる問題がある。例えば、図2のサージ電圧200aは断続信号出力P1の立下がり③によって、界磁コイル103aが発生したものであり、これが断続信号P2の立上がり④によって、記憶されてからリセットされるようになっているが、ステッピングモータ101aが高速回転している時には、サージ電圧200aの波形が断続信号P2の立上がり④の時点を超えて継続している現象が発生する。

【0074】そのため、もしもサージ電圧波形200dが発生していなくても、サージ電圧200aの終焉部波形によって見掛け上でサージ電圧200dが発生したかのようにフリップフロップ回路125が誤記憶するという問題が発生する。この問題を回避するためにエミッタ抵抗119を小さくし、抵抗117を大きくしてトランジスタ118による検出感度を下げた場合には、車載バッテリー104の電源電圧が低下している時にサージ電圧が検出できなくなる問題が発生する。以上のような背景があって、各相別の異常検出はステッピングモータ101aの起動初期、または低速動作の原点復帰の時に Rowe、高速運転時の異常検出を回避するようになっている。

【0075】実施の形態2.

(1) 実施の形態2の構成の詳細な説明

この発明の実施の形態2を図1のものと相違点を中心に説明する。図7は実施の形態2に係る装置の構成ブロック図であり、図7において、100bはマイクロプロセッサ110bを包含し、外部接続されたステッピングモータ101bを駆動制御する異常検出装置、102aは上記ステッピングモータ101bの回転子であり、この実施の形態では、図1に示す復帰検出スイッチ102dは設けられていない。また、図1に示す電源リレー106aは用いられず、異常検出装置100bは車載バッテリー104から直接給電されたり、電源スイッチ105を介して給電されるようになっている。

【0076】異常検出装置100bの内部構成に関し、開閉素子114a、114b、114c、114dのコレクタ端子はコネクタ端子A1、B1、C1、D1に接続されて界磁コイル103a、103b、103c、103dを駆動する。界磁コイル103aと103bはOR結合用ダイオード116aを介して抵抗117aに接続され、また、界磁コイル103cと103dはOR結合用ダイオード116cを介して抵抗117cに接続されている。

【0077】118aはエミッタ抵抗119aを介して電源端子MPWに接続され、上記抵抗117aを介してOR結合用ダイオード116aのカソード側に接続されたトランジスタ、120aは該トランジスタのベース端子と電源端子MPW間に接続されたドロップダイオード、121aは上記トランジスタ118aのコレクタ端

(図2) 103-339190 (P2003-339190A)

子に接続され、トランジスタ122aを駆動するベース抵抗、123aは上記トランジスタ122aのベース/エミッタ端子間に接続された安定抵抗、128aは上記トランジスタ122aのコレクタと電源端子MPW間に接続されたプルアップ抵抗、P3aは上記マイクロプロセッサ110bの割込み入力であり、該割込み入力は上記トランジスタ122aの出力が論理レベル「0」になったことをRAMメモリ130内の第一の記憶手段に記憶するようになっている。

【0078】118cはエミッタ抵抗119cを介して電源端子MPWに接続され、上記抵抗117cを介してOR結合用ダイオード116cのカソード側に接続されたトランジスタ、120cは該トランジスタのベース端子と電源端子MPW間に接続されたドロップダイオード、121cは上記トランジスタ118cのコレクタ端子に接続され、トランジスタ122cを駆動するベース抵抗、123cは上記トランジスタ122cのベース/エミッタ端子間に接続された安定抵抗、128cは上記トランジスタ122cのコレクタと電源線MPW間に接続されたプルアップ抵抗、P3cは上記マイクロプロセッサ110bの割込み入力であり、該割込み入力は上記トランジスタ122cの出力が論理レベル「0」になったことをRAMメモリ130内の第二の記憶手段に記憶するようになっている。なお、上記マイクロプロセッサ110bはROMメモリ131bに格納されたプログラムに従って制御動作や上記外部ツール108との通信を行うようになっている。

【0079】(2) 実施の形態2の作用・動作の詳細な説明

図7のとおりに構成されたこの発明の実施の形態2に係る装置において、先ず図8に示す正転動作のタイムチャートに基づいて作用・動作の説明をする。図8において、マイクロプロセッサ110bの断続信号出力P1の立上がりエッジは①⑤⑨で示され、立下がりエッジは③⑦⑪で示されている。また、マイクロプロセッサ110bの断続信号出力P2の立上がりエッジは④⑧⑫で示され、立下がりエッジは②⑥⑩で示されている。断続信号出力P1の立上がりエッジ①⑤⑨時点における断続信号出力P2のレベルは「H」となっていると共に、断続信号出力P1の立下がりエッジ③⑦⑪時点における断続信号出力P2のレベルは「L」となっているのが正転状態を表している。

【0080】図8におけるA1、B1、C1、D1は開閉素子114a、114b、114c、114dのコレクタ端子電圧波形、即ち異常検出装置100bのコネクタ端子A1、B1、C1、D1の電圧波形を示しており、界磁コイル103a、103b、103c、103dへの通電時は「L」、遮断時は「H」レベルとなっている。

【0081】800a~800dは個別状態検出信号と

なるサージ電圧である。このうち、800aは断続信号出力P1の立下がりエッジ③で界磁コイル103aの通電が遮断された時のサージ電圧波形、800bは断続信号出力P1の立上がりエッジ①で界磁コイル103bの通電が遮断された時のサージ電圧波形、800cは断続信号出力P2の立下がりエッジ②で界磁コイル103cの通電が遮断された時のサージ電圧波形、800dは断続信号出力P2の立上がりエッジ④で界磁コイル103dの通電が遮断された時のサージ電圧波形である。

【0082】サージ電圧800a、800bによる電流は図7のOR結合用ダイオード116aを介して抵抗117a、エミッタ抵抗119a、電源スイッチ105を通じて車載バッテリー104に吸収されるが、その一部はドロップダイオード120aに流れてトランジスタ118aを駆動するので、トランジスタ118aとベース抵抗121aを介してトランジスタ122aが駆動される。

【0083】その結果、サージ電圧が発生している時にはトランジスタ122aのコレクタ端子は正常を意味する信号「L」レベルとなっていて、これが第一の合成状態検出信号P3aとしてマイクロプロセッサ110bに取込まれるようになっている。サージ電圧800c、800dによる電流は図7のOR結合用ダイオード116cを介して抵抗117c、エミッタ抵抗119c、電源スイッチ105を通じて車載バッテリー104に吸収されるが、その一部はドロップダイオード120cに流れてトランジスタ118cを駆動するので、トランジスタ118cとベース抵抗121cを介してトランジスタ122cが駆動される。

【0084】その結果、サージ電圧が発生している時にはトランジスタ122cのコレクタ端子は正常を意味する信号「L」レベルとなっていて、これが第二の合成状態検出信号P3cとしてマイクロプロセッサ110bに取込まれるようになっている。なお、例えば③Bと表示した記号の意味は、③のタイミングで読み出されるB相サージ電圧による一時記憶信号であり、記憶のタイミングは断続信号出力P1の立上がり①の直後に割込み動作で記憶されたものである。

【0085】図7のとおりに構成されたこの発明の実施の形態2の装置において、図9に示す逆転動作のタイムチャートに基づいて作用・動作の説明をする。図9において、マイクロプロセッサ110bの断続信号出力P1の立上がりエッジは①⑤⑨で示され、立下がりエッジは③⑦⑪で示されている。また、マイクロプロセッサ110bの断続信号出力P2の立下がりエッジは④⑧⑫で示され、立上がりエッジは②⑥⑩で示されている。断続信号出力P1の立上がりエッジ①⑤⑨時点における断続信号出力P2のレベルは「L」となっていると共に、断続信号出力P1の立下がりエッジ③⑦⑪時点における断続信号出力P2のレベルは「H」となっているのが

(註 3) 103-339190 (P2003-339190A)

逆転状態を表している。

【0086】図9におけるA1、B1、C1、D1は開閉素子114a、114b、114c、114dのコレクタ端子電圧波形、即ち異常検出装置100bのコネクタ端子A1、B1、C1、D1の電圧波形を示しており、界磁コイル103a、103b、103c、103dへの通電時は「L」、遮断時は「H」レベルとなっている。

【0087】900a～900dは個別状態検出信号となるサージ電圧である。このうち、900aは断続信号出力P1の立下がりエッジ③で界磁コイル103aの通電が遮断された時のサージ電圧波形、900bは断続信号出力P1の立上がりエッジ④で界磁コイル103bの通電が遮断された時のサージ電圧波形、900cは断続信号出力P2の立下がりエッジ④で界磁コイル103cの通電が遮断された時のサージ電圧波形、900dは断続信号出力P2の立上がりエッジ⑤で界磁コイル103dの通電が遮断された時のサージ電圧波形である。

【0088】サージ電圧900a、900bによる電流は図7のOR結合用ダイオード116aを介して抵抗117a、エミッタ抵抗119a、電源スイッチ105を通じて車載バッテリー104に吸収されるが、その一部はドロップダイオード120aに流れてトランジスタ118aを駆動するので、トランジスタ118aとベース抵抗121aを介してトランジスタ122aが駆動される。その結果、サージ電圧が発生している時にはトランジスタ122aのコレクタ端子は正常を意味する信号「L」レベルとなっていて、これが第一の合成状態検出信号P3aとしてマイクロプロセッサ110bに取込まれるようになっている。

【0089】サージ電圧900c、900dによる電流は図7のOR結合用ダイオード116cを介して抵抗117c、エミッタ抵抗119c、電源スイッチ105を通じて車載バッテリー104に吸収されるが、その一部はドロップダイオード120cに流れてトランジスタ118cを駆動するので、トランジスタ118cとベース抵抗121cを介してトランジスタ122cが駆動される。

【0090】その結果、サージ電圧が発生している時にはトランジスタ122cのコレクタ端子は正常を意味する信号「L」レベルとなっていて、これが第二の合成状態検出信号P3cとしてマイクロプロセッサ110bに取込まれるようになっている。なお、例えば③Bと表示した記号の意味は、③のタイミングで読み出されるB相サージ電圧による一時記憶信号であり、記憶のタイミングは断続信号出力P1の立上がり④の直後に割込み動作で記憶されたものである。

【0091】図7のものの全体動作説明用フローチャートを示す図10において、450はマイクロプロセッサ110bの動作開始工程、452は該工程に続いて作用

し、工程462で後述するフラグがセットされているかどうかによって判定される初回動作であるかどうかの判定工程、455は該工程がYESの時に作用し、図7の現在値カウンタ132を最大値にセットする工程、456は該工程に続いて作用し、原点復帰のために逆転パルス列として断続信号出力P1、P2を発生する工程（原点復帰動作制御手段）、457は該工程に続いて作用し、図12で後述するサブルーチンプログラム、461は該サブルーチンプログラムに続いて作用し、現在値カウンタ132の現在値が0になったかどうかを判定する工程であり、該工程461で現在値カウンタ132の現在値が0になるまでは上記工程456へ復帰すると共に、現在値が0になれば工程462へ移行して原点復帰フラグがセットされる。

【0092】466は上記工程452がNOの判定であって原点復帰動作が完了している時に作用し、図示しない駆動制御手段の中からステッピングモータ101bの目標回転位置を読み出す工程、467は該工程に続いて作用し、現在値カウンタ132の現在値を読み出す工程、468は該工程に続いて作用し、上記工程466によって読み出された目標位置と上記工程467で読み出された現在値を比較する工程、465は上記工程468が偏差正常の判定であった時、または上記工程462に続いて移行する動作終了工程であり、該動作終了工程において再度動作開始工程450が活性化されることによって繰返して制御動作が行われるようになっている。

【0093】470は上記工程468が位置偏差過大の判定を行った時に作用し、位置偏差の正負によって補正回転方向を判定する工程、471aは該工程が正転判定であった時に作用し、断続信号出力P1、P2によって正転パルス列を発生する工程、473aは該工程に続いて作用し、図11で後述するサブルーチンプログラム、475aは該サブルーチンプログラムに続いて作用し、現在時点での目標位置と現在位置を比較して正転パルス列の発生を継続するかどうかを判定する工程であり、該工程が継続判定であった時には上記工程471aへ復帰し、継続停止であった時には終了工程465へ移行するようになっている。

【0094】471bは上記工程470が逆転判定であった時に作用し、断続信号出力P1、P2によって逆転パルス列を発生する工程、473bは該工程に続いて作用し、図12で後述するサブルーチンプログラム、475bは該サブルーチンプログラムに続いて作用し、現在時点での目標位置と現在位置を比較して逆転パルス列の発生を継続するかどうかを判定する工程であり、該工程が継続判定であった時には上記工程471bへ復帰し、継続停止であった時には終了工程465へ移行するようになっている。以上の動作を総括説明すると、工程452から工程462までの動作は、電源投入時における原点復帰動作と、原点復帰過程での異常検出に関するもの

(4) 103-339190 (P2003-339190A)

である。工程466以降の工程は通常運転時における正逆転駆動と異常検出に関するものであるが、異常検出のためのサブルーチンプログラム473aや473b、457は図11、図12で説明する。

【0095】図7のものの正転時異常検出動作説明用フローチャートを示す図11において、550は図10の工程471aに続いて活性化されるサブルーチンプログラムの動作開始工程、551aは該工程550に続いて作用し、断続信号出力P1が立下がったかどうかを判定する工程、551bは該工程551aがNOの判定であった時に作用し、断続信号出力P1が立上がったかどうかを判定する工程、551cは該工程551bがNOの判定であった時に作用し、断続信号出力P2が立下がったかどうかを判定する工程、551dは該工程551cがNOの判定であった時に作用し、断続信号出力P2が立上がったかどうかを判定する工程であり、上記工程551dの判定がNOであった時は上記工程551aに復帰するようになっており、上記工程551a～551dは循環繰返し動作を行いながら断続信号P1またはP2が立上がりまたは立下がるのを検出する工程となっている。

【0096】552aは断続信号P1が立下がったことによって界磁コイル103aの電流が遮断され、A相サージ電圧が発生したことを入力端子P3aを介して割込み記憶する第一の一時記憶手段、552bは断続信号P1が立上がったことによって界磁コイル103bの電流が遮断され、B相サージ電圧が発生したことを入力端子P3aを介して割込み記憶する第一の一時記憶手段、552cは断続信号P2が立下がったことによって界磁コイル103cの電流が遮断され、C相サージ電圧が発生したことを入力端子P3cを介して割込み記憶する第二の一時記憶手段、552dは断続信号P2が立上がったことによって界磁コイル103dの電流が遮断され、D相サージ電圧が発生したことを入力端子P3cを介して割込み記憶する第二の一時記憶手段であり、上記第一の一時記憶手段552aと552bは前記RAMメモリ130の中のどれか一点の同一メモリ、上記第二の一時記憶手段552cと552dは前記RAMメモリ130の中の他のどれか一点の同一メモリとなっている。

【0097】553aは上記工程551aがYESの判定であった時に作用し、上記第一の一時記憶手段552bに合成状態検出信号P3aがセットされているかどうかを判定する工程、553bは上記工程551bがYESの判定であった時に作用し、上記第一の一時記憶手段552aに合成状態検出信号P3aがセットされているかどうかを判定する工程、553cは上記工程551cがYESの判定であった時に作用し、上記第二の一時記憶手段552dに合成状態検出信号P3cがセットされているかどうかを判定する工程、553dは上記工程551dがYESの判定であった時に作用し、上記第二の

一時記憶手段552cに合成状態検出信号P3cがセットされているかどうかを判定する工程である。

【0098】554aは上記工程553aがYESの判定であった時に作用し、上記第一の一時記憶手段552bに記憶された合成状態検出信号をリセットする工程、554bは上記工程553bがYESの判定であった時に作用し、上記第一の一時記憶手段552aに記憶された合成状態検出信号をリセットする工程、554cは上記工程553cがYESの判定であった時に作用し、上記第二の一時記憶手段552dに記憶された合成状態検出信号をリセットする工程、554dは上記工程553dがYESの判定であった時に作用し、上記第二の一時記憶手段552cに記憶された合成状態検出信号をリセットする工程である。

【0099】555a～555dは異常検出回数計数工程（個別判定記憶手段＝相別異常計数記憶手段）である。そのうち、555aは上記工程553aがNOの判定であった時に作用し、図示しないB相異常計数カウンタで異常検出回数を加算計数する工程、555bは上記工程553bがNOの判定であった時に作用し、図示しないA相異常計数カウンタで異常検出回数を加算計数する工程、555cは上記工程553cがNOの判定であった時に作用し、図示しないD相異常計数カウンタで異常検出回数を加算計数する工程、555dは上記工程553dがNOの判定であった時に作用し、図示しないC相異常計数カウンタで異常検出回数を加算計数する工程であり、上記工程555a～555dによって合成状態検出信号P3cやP3aが発生しなかったことを相別に分離して記憶するようになっている。

【0100】556は上記工程554a～554dまたは上記工程555a～555dに続いて作用し、上記工程555a～555dで計数された異常検出回数のどれかが所定値を超過したかどうか、または上記工程555a～555dで計数された異常検出回数の総和の回数が所定値を超過したかどうかを判定する工程、557は該工程がYESの判定であった時に作用し、前記異常警報表示器107に対する駆動出力DR2を発生する工程、558は上記工程556がNOの判定であった時、または上記工程557に続いて作用し、図10の工程475aへ移行する復帰ラベルである。

【0101】以上の動作を総括説明すると、工程551aから工程555aまでの動作は、B相界磁コイル103b系統の異常を検出して、異常検出回数を加算計数する工程、工程551bから工程555bまでの動作は、A相界磁コイル103a系統の異常を検出して、異常検出回数を加算計数する工程、工程551cから工程555cまでの動作は、D相界磁コイル103d系統の異常を検出して、異常検出回数を加算計数する工程、工程551dから工程555dまでの動作は、C相界磁コイル103c系統の異常を検出して、異常検出回数を加算計

(図5) 103-339190 (P2003-339190A)

数する工程であり、各系統では界磁コイルや開閉素子及び配線の断線・短絡異常が合併され、分離不可状態で検出されるものである。なお、各相の異常計数カウンタは上記工程555a～555dで加算計数されるほか、図12の工程655a～655dでも加算計数され、上記工程556によって比較される加算現在値は両者を合計したものとなっている。

【0102】図7のものの逆転時異常検出動作説明用フローチャートを示す図12において、650は図10の工程471bまたは工程456に続いて活性化されるサブルーチンプログラムの動作開始工程、658は工程656がNOの判定であった時、または工程657に続いて作用し、図10の工程475bまたは工程461へ移行する復帰ラベルであり、上記工程650～工程658間の動作は図11の場合と同様であり、500番台の数値を600番台に置き直したものである。なお、図11と図12において、552a、552b、652a、652bは便宜上で異なる番号が用いられているが、実態としては同一の第一の一時記憶手段であって、該一時記憶手段はRAMメモリ130内に設けられ、グループ別の合成状態検出信号P3aの割込み入力信号を更新記憶するようになっている。

【0103】同様に、552c、552d、652c、652dは便宜上で異なる番号が用いられているが、実態としては同一の第二の一時記憶手段であって、該一時記憶手段はRAMメモリ130内に設けられ、グループ別の合成状態検出信号P3cの割込み入力信号を更新記憶するようになっている。

【0104】以上の説明を踏まえて、図7について概括的に作用・動作を説明すると、開閉素子114a～114dが発生するパルス列によって順次駆動されるステッピングモータ101bの回転量は、発生パルス列を可逆計数する現在値カウンタ132によって測定され、目標位置との相対偏差に応じて可逆駆動が行われるようになっている。ステッピングモータ101bの原点復帰は移動体102bがストップ102c位置に突き当たって停止するに足る十分な復帰駆動パルス列が与えられたことによって原点復帰したと見做すようになっている。

【0105】開閉素子114a～114dが界磁コイル103a～103dに給電してから遮断すると、端子A1～D1にはサージ電圧が発生する。但し、開閉素子が短絡故障で電流遮断ができなかったり、開閉素子が開放異常で通電ができなかったような場合には上記の遮断サージ電圧は発生しない。界磁コイルが断線・短絡していたり、配線路の断線や地絡（端子A1～D1とA2～D2間の配線が車載バッテリー104の負側端子に誤接触すること）または天絡（端子A1～D1とA2～D2間の配線が車載バッテリー104の正側端子に誤接触すること）があっても同様に遮断サージ電圧は発生しない。

【0106】マイクロプロセッサ110bに対する制御

入力点数を削減するために、A相とB相のサージ電圧はOR結合用ダイオード116aによって並列結合されているが、異常発生した時にはどの相の異常であったかを識別する必要がある。同様に、C相とD相のサージ電圧はOR結合用ダイオード116cによって並列結合されているが、異常発生した時にはどの相の異常であったかを識別する必要がある。なお、ステッピングモータ101bが高速回転していても、ダイオード116aや116cによる論理和出力は途切れを伴った断続信号レベルになって各相の分離が行えるようになっている。以上のように、非隣接サージ電圧をダイオード116aまたは116cによって並列結合することによって、高速運転時の異常検出が可能であって、マイクロプロセッサ110bの入力端子数を削減した上で、異常発生相の分離が行えるようになっている。

【0107】発明の他の実施の形態

図1で示したこの発明の実施の形態の装置によれば、一時記憶手段はマイクロプロセッサ110aの外部に設けられたフリップフロップ回路125によって構成されているが、合成状態検出信号P3をマイクロプロセッサ110aの割込み入力端子に直接接続して、フリップフロップ回路125を省略してRAMメモリ130を用いるようにすることもできる。図7で示したこの発明の実施の形態の装置によれば、一時記憶手段はマイクロプロセッサ110bに設けられたRAMメモリ130が使用され、しかも界磁コイル103a、103bのグループと界磁コイル103c、103dのグループに分けて一对の一時記憶手段が用いられているが、一時記憶手段は各界磁コイル毎に個別に設けてもさしつかえはない。

【0108】図1、図7の実施の形態によれば、ステッピングモータの駆動量を測定するために現在値カウンタが設けられ、該現在値カウンタはステッピングモータに対する駆動パルスを可逆計数するオープンループ制御方式となっている。しかし、ステッピングモータの回転子に2相式の回転センサを設け、該回転センサの発生パルスを現在値カウンタで可逆計数するようになれば位置制御に関するクローズドループ制御を行うことができる。更に、上記回転センサに代わって、絶対位置検出センサを設けると、原点復帰検出スイッチも省略することができる。

【0109】

【発明の効果】以上の説明で明らかとなおり、請求項1の発明によれば、マイクロプロセッサによって生成された断続信号出力に応動して順次開閉動作する複数の開閉素子によって駆動され、多相界磁コイルを所定順序で順次付勢することによって所定角度毎に正逆回転動作を行うステッピングモータにおいて、各相の個別状態検出手段と全相の合成状態検出手段と一時記憶手段と個別判定記憶手段とリセット手段と異常警報表示手段とを備え、上記ステッピングモータの駆動開始または回転方向反転

(図 6) 103-339190 (P 2003-339190A)

後の初回の通電遮断に対して上記サージ電圧の合成検出信号が発生しなかったことを通電遮断された相別に記憶して、異常判定を行うようになっている。従って、取扱い信号点数が削減されてハードウェア構成が安価、簡易になると共に、ステッピングモータの高速運転時に検出サージ電圧が途切れの無い連続波形になることがあっても確実に相別異常が検出できる効果がある。

【0110】また、請求項2の発明によれば、請求項1において、原点復帰動作制御手段を備え、上記個別判定記憶手段は上記ステッピングモータの駆動開始または回転方向反転後の初回の通電遮断に対して上記サージ電圧の合成検出信号が発生しなかったことを通電遮断された相別に記憶すると共に、上記ステッピングモータの原点復帰動作中において、上記サージ電圧の合成検出信号が発生しなかったことを通電遮断された相別に記憶するようになっている。従って、運転開始時と運転中において相別異常が検出できるので、異常があれば速やかに検出することができる効果がある。

【0111】また、請求項3の発明によれば、請求項2において、電源リレーと現在値カウンタと復帰検出スイッチとを備えている。従って、電源スイッチが遮断された運転停止後に原点復帰を行っておくことにより、電源投入時は復帰検出スイッチの動作を確認することで直ちに正常運転を開始することができる効果がある。

【0112】また、請求項4の発明によれば、請求項2または請求項3において、現在値カウンタと最大量設定手段と復帰検出スイッチと復帰異常判定手段とを備えている。従って、ステッピングモータまたは機構系の異常を検出して上記異常警報表示器を動作させることができる効果がある。

【0113】また、請求項5の発明によれば、請求項1または請求項2において、上記一時記憶手段として上記マイクロプロセッサの外部に設けられたフリップフロップ回路が用いられている。従って、併用マイクロプロセッサの高速処理制御負担が軽減されて、高速運転制御に適すると共に、検出信号が論理結合されているのでハードウェアとしてのフリップフロップ回路は1個あればよく、経済的に構成することができる効果がある。

【0114】また、請求項6の発明によれば、請求項1または請求項2において、上記一時記憶手段は上記マイクロプロセッサ内部のRAMメモリが用いられている。従って、マイクロプロセッサの外部に接続されるハードウェアとしてのフリップフロップ回路が不要となり、装置を小形、安価に構成することができる効果がある。

【0115】また、請求項7の発明によれば、マイクロプロセッサによって生成された断続信号出力に反応して順次開閉動作する複数の開閉素子によって駆動され、多相界磁コイルを所定順序で順次付勢することによって所定角度毎に正逆回転動作を行うステッピングモータにおいて、各相の個別状態検出手段と第一、第二の合成状態

検出手段と一時記憶手段と個別判定記憶手段とリセット手段と異常警報表示手段とを備えている。従って、ステッピングモータを高速運転しても、グループ別の検出信号であるサージ電圧が途切れのある断続波形となって、相別異常の検出が可能となると共に、取扱い信号点数が削減されて簡易、安価に異常検出が行える効果がある。

【0116】また、請求項8の発明によれば、請求項1から請求項7のいずれか一項において、上記個別判定記憶手段は異常発生回数の計数判定手段を備え、該計数判定手段は相別異常発生回数または相別異常発生回数の総和が所定値を超過した時に上記異常警報表示手段を動作させるようになっている。従って、ノイズ誤動作等であっても、早まった異常判定を行って混乱を来すことがない実用上の効果がある。

【0117】また、請求項9の発明によれば、請求項1から請求項8のいずれか一項において、上記マイクロプロセッサには外部ツール接続用インタフェースが設けられ、上記個別判定記憶手段の内容は上記外部ツールによって読み出し表示されると共に、外部ツールからの指令によってリセットされるようになっている。従って、異常系統が識別できるので、特定された異常相について、開閉素子または界磁コイルまたは配線のいずれの異常であるかを点検して、速やかに異常要素の除去、交換が行える効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1に係るモータ駆動系の異常検出装置を示すブロック図である。

【図2】 図1のステッピングモータの正転動作を説明するタイムチャートである。

【図3】 図1のステッピングモータの逆転動作を説明するタイムチャートである。

【図4】 図1の全体動作説明用フローチャートである。

【図5】 図1のステッピングモータ正転時における異常検出動作を説明するフローチャートである。

【図6】 図1のステッピングモータ逆転時における異常検出動作を説明するフローチャートである。

【図7】 この発明の実施の形態2に係るモータ駆動系の異常検出装置を示すブロック図である。

【図8】 図7のステッピングモータの正転動作を説明するタイムチャートである。

【図9】 図7のステッピングモータの逆転動作を説明するタイムチャートである。

【図10】 図7の全体動作説明用フローチャートである。

【図11】 図7のステッピングモータ正転時における異常検出動作を説明するフローチャートである。

【図12】 図7のステッピングモータ逆転時における異常検出動作を説明するフローチャートである。

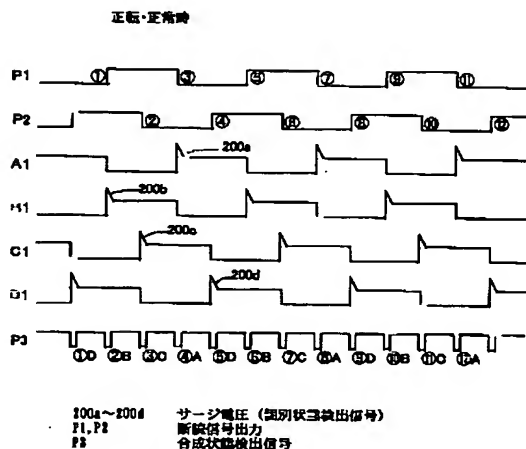
【符号の説明】

(7) 103-339190 (P2003-339190A)

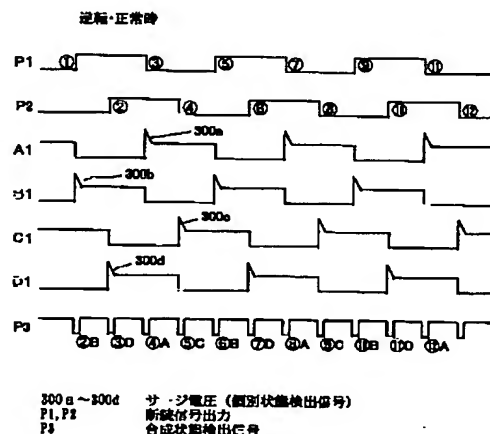
P1、P2 断続信号出力、
 P3 合成状態検出信号、
 P3a 第一の合成状態検出信号、
 P3c 第二の合成状態検出信号、
 RST リセット信号出力、
 100a、100b 異常検出装置、
 101a、101b ステッピングモータ、
 102d 復帰検出スイッチ、
 103a～103d 界磁コイル、
 105 電源スイッチ、
 106a 電源リレー、
 107 異常警報表示器、
 108 外部ツール
 110a、110b マイクロプロセッサ、
 111 インタフェース、
 114a～114d 開閉素子、
 125 フリップフロップ回路（一時記憶手段）、
 130 RAMメモリ（一時記憶手段）、
 132 現在値カウンタ、
 200a～200d サージ電圧（個別状態検出信号）、
 300a～300d サージ電圧（個別状態検出信号）、
 405 最大量設定手段、
 406 原点復帰動作制御手段、
 411 復帰異常判定手段、
 412 異常警報表示手段、
 426 駆動開始遅延確認手段、
 455 最大量設定手段、
 456 原点復帰動作制御手段、

504a～504d リセット手段、
 505a～505d 個別判定記憶手段（相別異常計数記憶手段）、
 506 計数判定手段、
 507 異常警報表示手段、
 552a・552b 第一の一時記憶手段、
 552c・552d 第二の一時記憶手段、
 554a・554b 第一のリセット手段、
 554c・554d 第二のリセット手段、
 555a～555d 個別判定記憶手段（相別異常計数記憶手段）、
 556 計数判定手段、
 557 異常警報表示手段、
 604a～604d リセット手段、
 605a～605d 個別判定記憶手段（相別異常計数記憶手段）、
 606 計数判定手段、
 607 異常警報表示手段、
 652a・652b 第一の一時記憶手段、
 652c・652d 第二の一時記憶手段、
 654a・654b 第一のリセット手段、
 654c・654d 第二のリセット手段、
 655a～655d 個別判定記憶手段（相別異常計数記憶手段）、
 656 計数判定手段、
 657 異常警報表示手段、
 800a～800d サージ電圧（個別状態検出信号）、
 900a～900d サージ電圧（個別状態検出信号）。

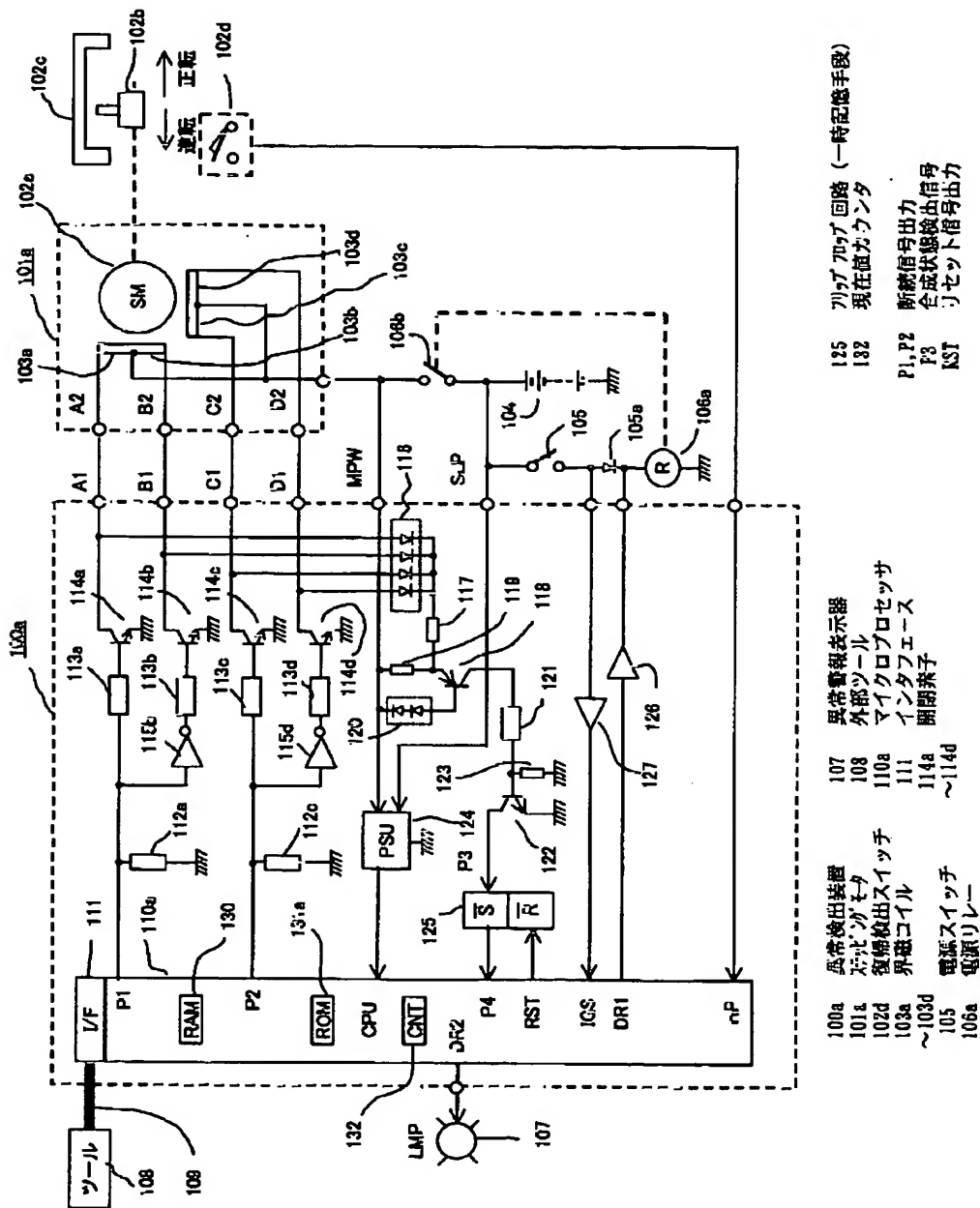
【図2】



【図3】

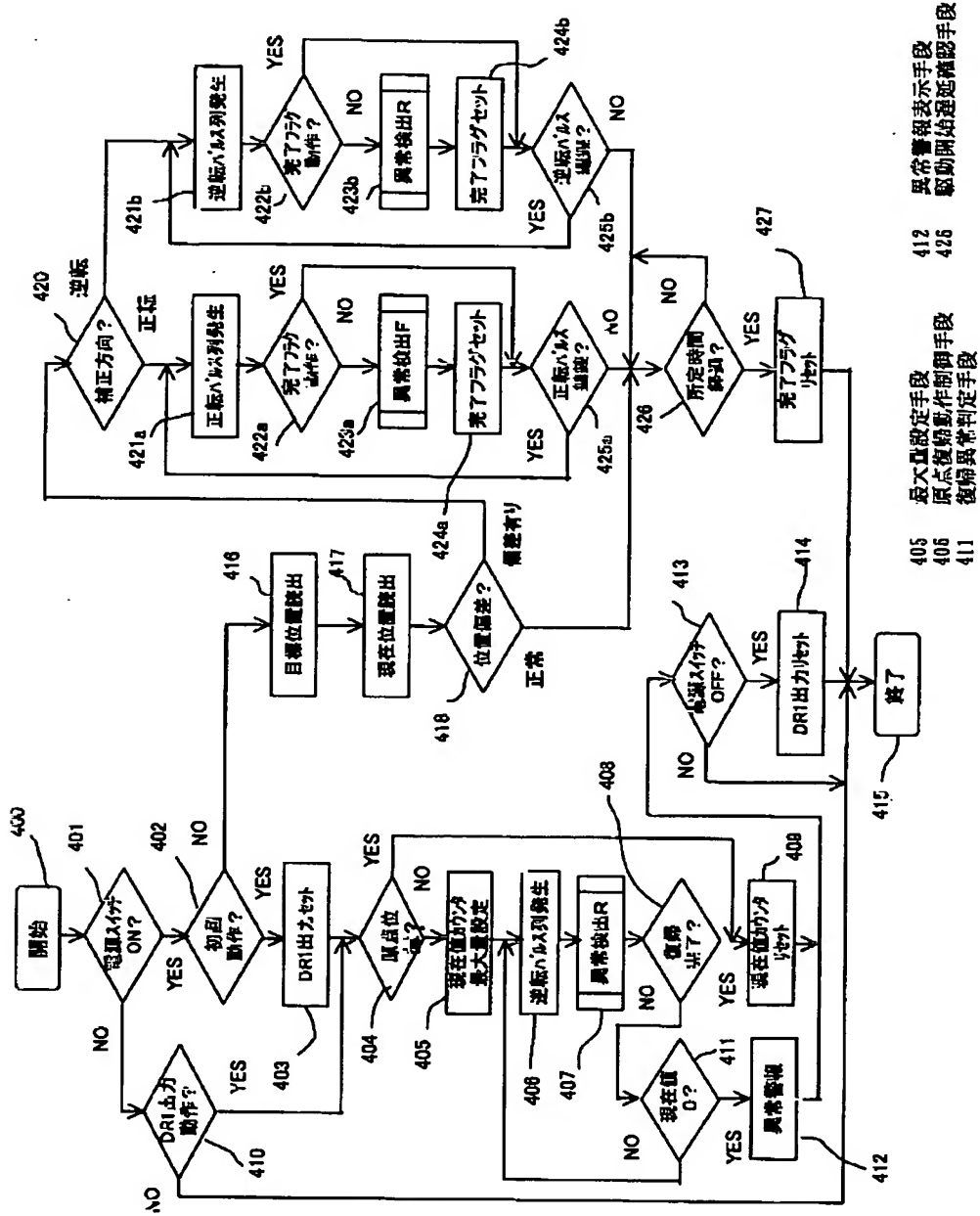


【図 1】



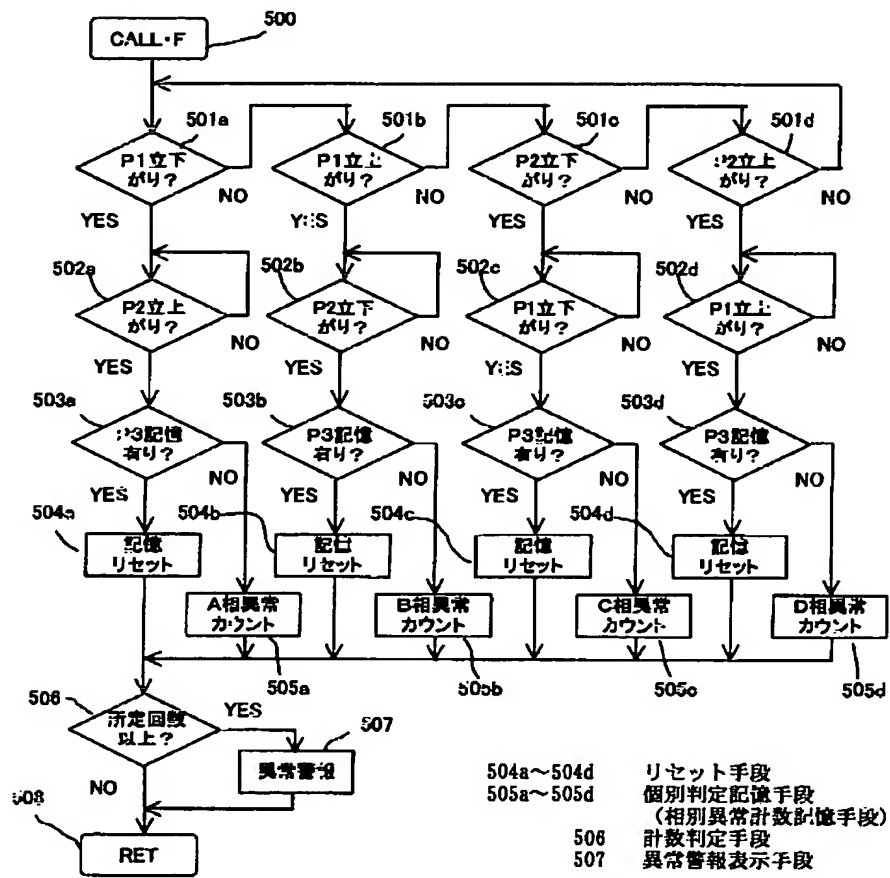
(註9) 103-339190 (P2003-339190A)

【図4】

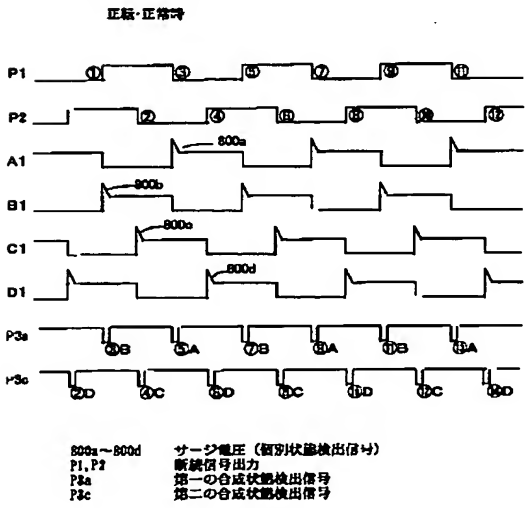


(20) 103-339190 (P2003-339190A)

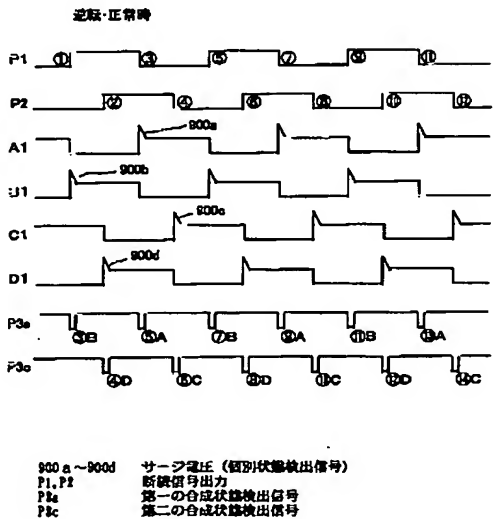
【図5】



【図8】

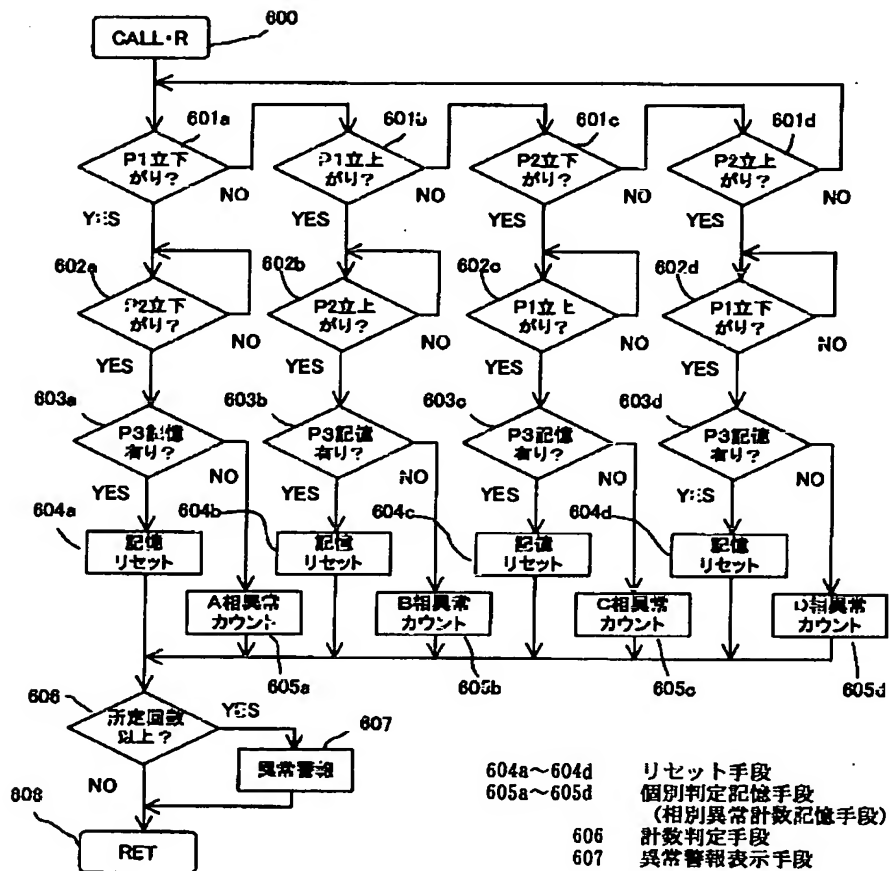


【図9】

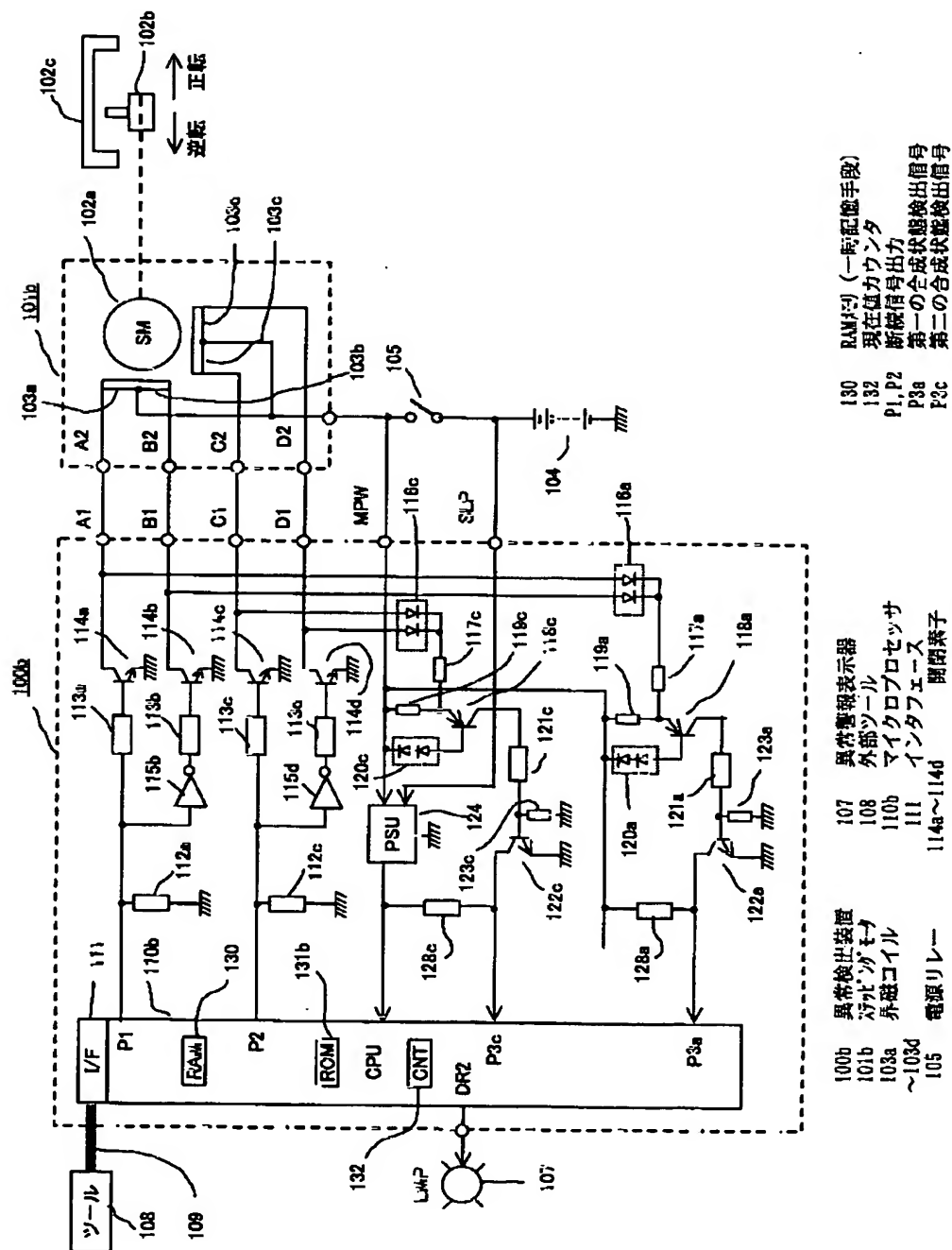


(21) 103-339190 (P2003-339190A)

【図6】

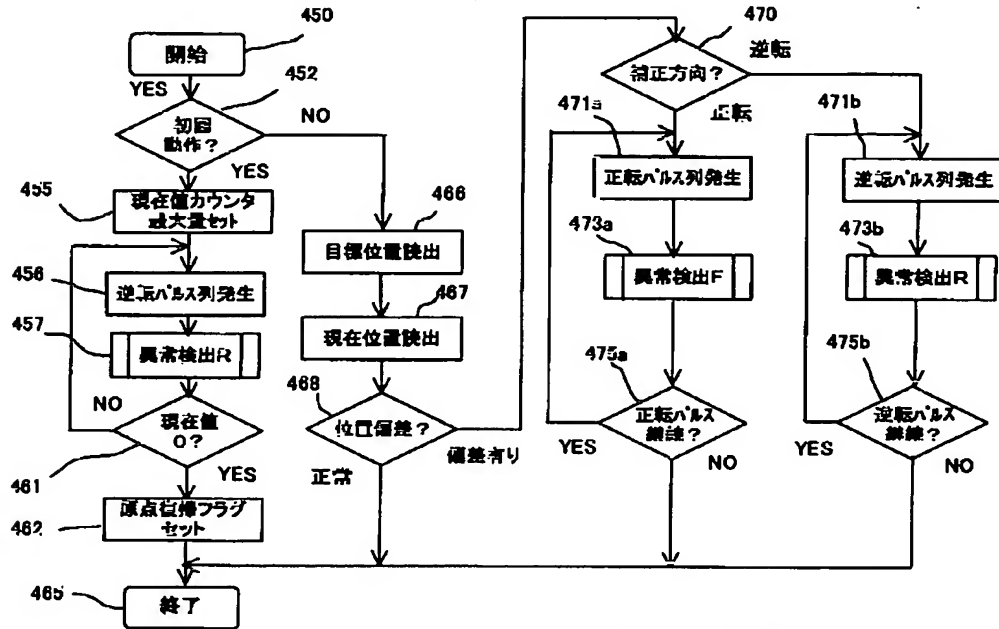


【図7】



(23) 103-339190 (P2003-339190A)

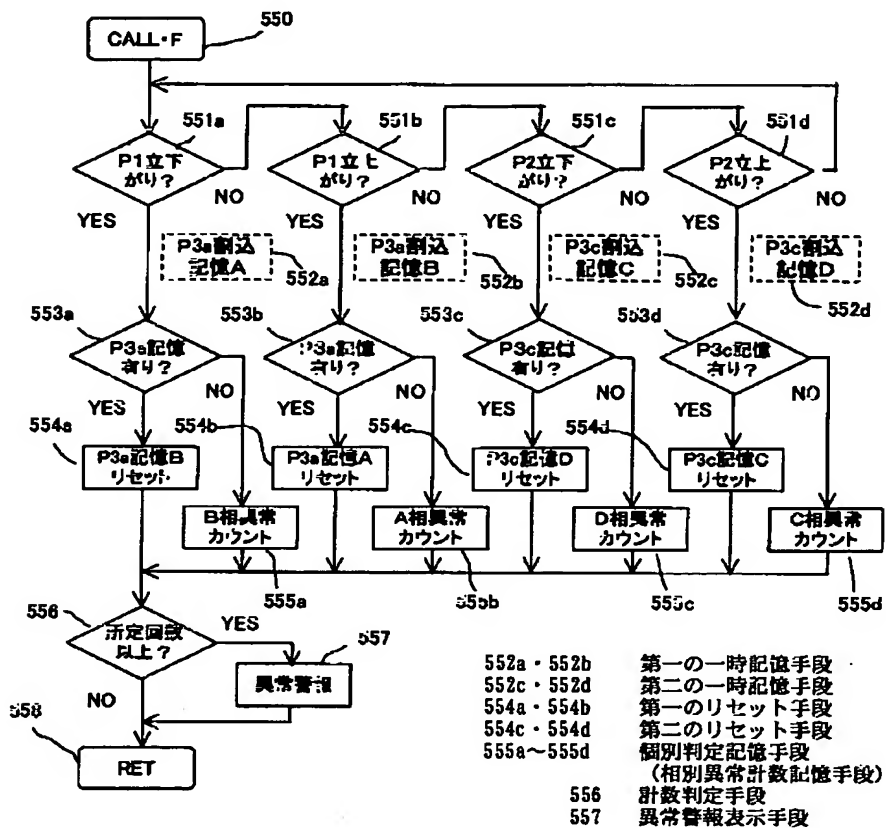
【図10】



455 最大値設定手段
456 原点復帰動作制御手段

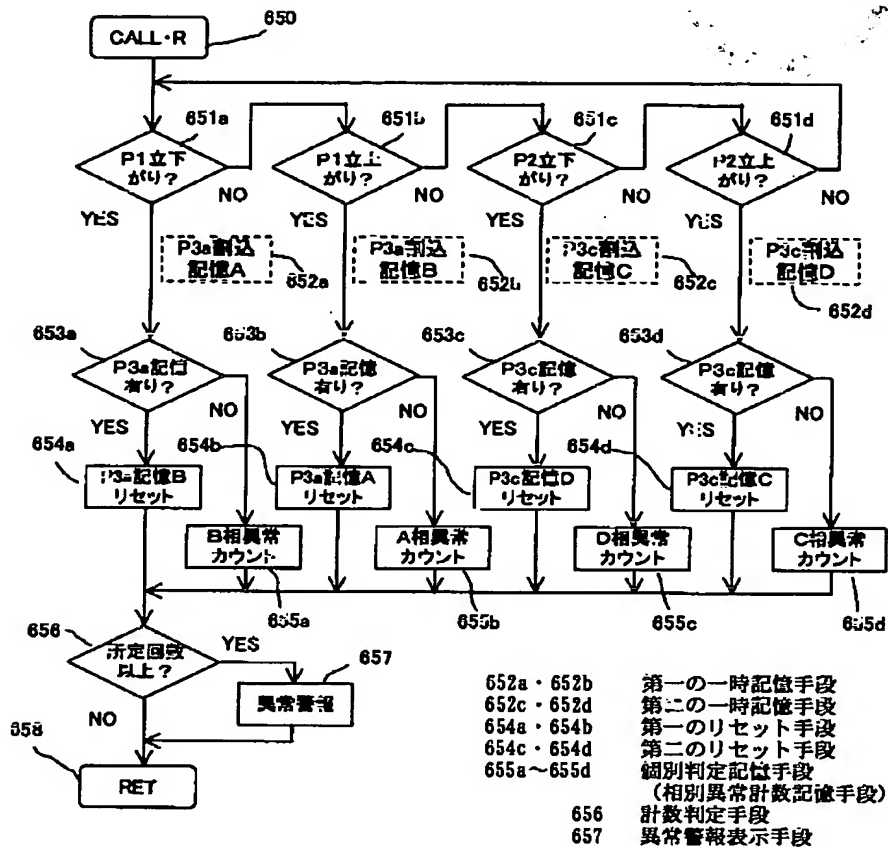
(24) 103-339190 (P2003-339190A)

【図11】



(25) 103-339190 (P2003-339190A)

【図12】



フロントページの続き

Fターム(参考) 5G044 AA03 AB02 AD01 AE03 CA03
 CA05 CE04
 5H580 AA08 BB10 CA12 CB04 DD03
 EE02 FA24 FB03 FC10 GG04
 HH02 JJ01 JJ02